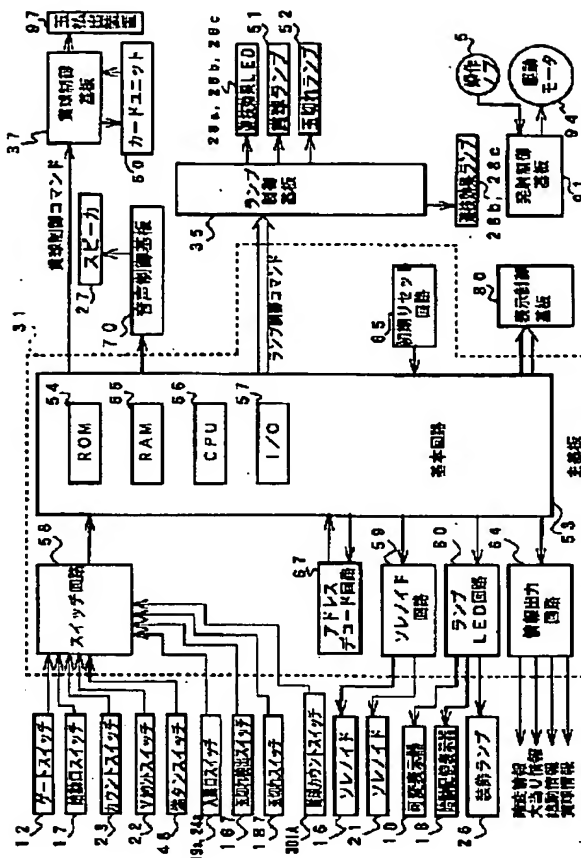


Patent Abstracts of Japan

TITLE : GAME MACHINE



SOLUTION: A CPU 56 in a main substrate 31 in a game control means sends information specifying a fluctuation time and a settled pattern to a display control substrate 80 controlling a variable display part. In disconnecting a power supply, information necessary for restoring a play state in restoring the power supply afterward is stored in a backup storage means. When a pattern is fluctuatingly displayed in disconnecting the power supply, the restoration fluctuating command is sent to a display control substrate 80, etc., in restoring the power supply, and a settled command is sent thereto a prescribed hours later, so that the display control substrate 80, etc., implement prescribed restoration-time fluctuation controls in receiving the restoration-time fluctuation command, and finish the restoration-time fluctuation controls based on the settled command.

BNSDOCID: <JP_____2001062130A_AJ_>

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-062130

(43)Date of publication of application : 13.03.2001

(51)Int.Cl.

A63F 7/02

(21)Application number : 11-238973

(71)Applicant : SANKYO KK

(22)Date of filing : 25.08.1999

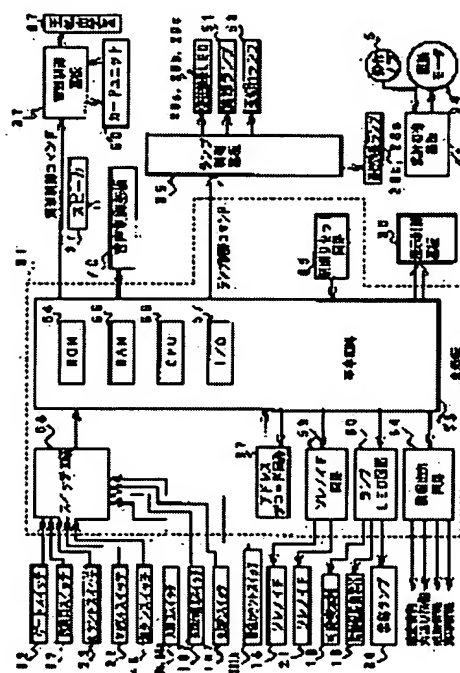
(72)Inventor : UGAWA SHOHACHI
KONDO TAKEHIRO

(54) GAME MACHINE

(57)Abstract:

PROBLEM TO BE SOLVED: To make appropriately restorable the control states of respective control means to their original states in restarting a game by sending a restoration-time fluctuating command in restoring a power supply when a pattern is fluctuatingly displayed in disconnecting the power supply, sending a settled command prescribed hours later, and finishing the restoration-time fluctuating control based on the settled command.

SOLUTION: A CPU 56 in a main substrate 31 in a game control means sends information specifying a fluctuation time and a settled pattern to a display control substrate 80 controlling a variable display part. In disconnecting a power supply, information necessary for restoring a play state in restoring the power supply afterward is stored in a backup storage means. When a pattern is fluctuatingly displayed in disconnecting the power supply, the restoration fluctuating command is sent to a display control substrate 80, etc., in restoring the power supply, and a settled command is sent thereto a prescribed hours later, so that the display control substrate 80, etc., implement prescribed restoration-time fluctuation controls in receiving the restoration-time fluctuation command, and finish the restoration-time fluctuation controls based on the settled command.



LEGAL STATUS

[Date of request for examination]

23.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-62130

(P2001-62130A)

(43) 公開日 平成13年3月13日 (2001.3.13)

(51) Int.Cl.	識別記号	F I	テラコード (参考)
A 6 3 F 7/02	3 3 4 3 2 0	A 6 3 F 7/02	3 3 4 2 C 0 8 8 3 2 0

審査請求 未請求 請求項の数 9 O L (全 31 頁)

(21) 出願番号 特願平11-239973

(22) 出願日 平成11年8月25日 (1999.8.25)

(71) 出願人 000144153

株式会社三共

群馬県桐生市境野町6丁目460番地

(72) 発明者 鶴川 昭八

群馬県桐生市相生町1丁目164番地の5

(72) 発明者 近藤 武志

群馬県桐生市境野町6丁目460番地 株式会社三共内

(74) 代理人 100103090

弁理士 岩間 冬樹

Fターム (参考) 2C088 AA36 BA30 BC53 DC56 BC58

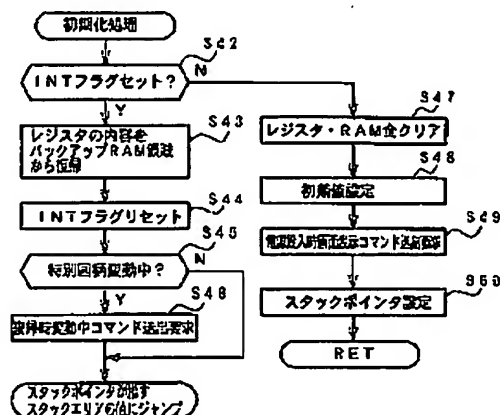
CA08 CA30 EA05 EA10 EB55

(54) 【発明の名称】 遊技機

(57) 【要約】

【課題】 停電等の不測の電源断からの復旧時に電源断時の状態から遊技を再開できるとともに、遊技再開時に、簡単な復帰制御によって各制御手段の制御状態を速正に復帰させる。

【解決手段】 遊技機への電力供給が再開されると、初期リセット信号が発生する。CPUは、初期リセット信号に応じて、INTフラグがセットされているか否かを確認する。INTフラグは、電源断時に必要なデータ保存処理が行われたことを示す。INTフラグが設定されていれば、データ回復処理を行った後に、電源断時に図柄変動中であれば、各制御基板に復帰時変動中コマンドを送出する。また、所定時間経過後に、確定コマンドを送出する。各制御基板における制御手段は、確定コマンドに応じて図柄確定時の処理を行う。よって、各制御手段の制御状態は同期した状態に戻る。



(2)

特開2001-62130

1

2

【特許請求の範囲】

【請求項1】 表示状態が変化可能な複数の表示領域を有する可変表示部を含み、変動開始の条件の成立に応じて前記表示領域に表示される図柄の変動を開始し、確定図柄があらかじめ定められた特定表示態様となったことを条件として遊技者に所定の遊技価値が付与可能となる遊技機であって、

遊技の進行を制御する遊技制御手段が搭載された遊技制御基板と、遊技に供される遊技用装置を制御するための遊技用装置制御手段が搭載された遊技用装置制御基板とを備え、

前記遊技制御手段は、遊技用装置制御手段のうちの前記可変表示部の表示状態を制御する表示制御手段に対して図柄の変動を開始するのに関連した時期に変動時間および確定図柄を特定可能な情報を送出し、遊技機に対する電源断時にその後電源状態が復旧したときに行う遊技状態復帰のために必要な情報を電源断中でも記憶を保持可能なバックアップ記憶手段に記憶可能であり、電源断時に前記可変表示部で可変表示中であった場合に電源が復旧したときに前記遊技用装置制御基板のうちの少なくとも一部に対して復帰時変動コマンドを送出するとともに所定時間後に確定コマンドを送出し、

前記遊技用装置制御手段は、復帰時変動コマンドを受信すると所定の復帰時変動中制御を行うとともに、確定コマンドの受信にもとづいて復帰時変動中制御を終了することを特徴とする遊技機。

【請求項2】 確定コマンドには少なくとも確定図柄を示す情報が含まれ、

遊技用装置制御手段は、受信した確定コマンドに付随する確定図柄を示す情報にもとづく復帰時変動中制御を行った後に復帰時変動中制御を終了する請求項1記載の遊技機。

【請求項3】 確定コマンドを受信する遊技用装置制御手段には少なくとも表示制御手段が含まれ、

前記表示制御手段は、復帰時変動中コマンドを受信すると通常の変動表示とは異なる復帰時表示制御を行う請求項1または請求項2記載の遊技機。

【請求項4】 表示制御手段は、確定コマンドを受信すると確定図柄を表示可能である請求項3記載の遊技機。

【請求項5】 遊技制御基板には遊技機に供給される電源の電圧低下を監視する電源電圧監視手段が搭載され、遊技制御手段は遊技制御マイクロコンピュータを含み、前記電源電圧監視手段の出力が前記遊技制御マイクロコンピュータの割込端子に導入され、

前記遊技制御マイクロコンピュータは、割込端子への信号入力に応じて遊技制御に必要なデータの退避を含む電源断時処理を行う請求項1ないし請求項4記載の遊技機。

【請求項6】 遊技制御手段は、賞球装置を駆動制御するための賞球制御手段が搭載された賞球制御基板に対し

て入賞球の発生に応じて賞球数を特定可能な賞球情報を出力し、割込端子への信号入力時に賞球情報を出力中であればその出力を完了させてから電源断時処理を実行する請求項5記載の遊技機。

【請求項7】 バックアップ記憶手段は、電源断時にも所定時間だけ電力供給可能な非常時電力供給手段によってRAMへの電力供給がなされることによって実現される請求項1ないし請求項6記載の遊技機。

【請求項8】 遊技制御マイクロコンピュータは、電源断時処理を行うときに電源断時処理を行ったことを示すフラグをセットし、電源が回復した場合に前記フラグがセットされていたらデータ復帰処理を行う請求項5ないし請求項7記載の遊技機。

【請求項9】 遊技制御マイクロコンピュータは、電源断時処理を行うときに電源断時処理を行ったことを示すフラグをセットし、電源断時処理中に電源が回復したら前記フラグをリセットして電源断前の遊技状態に復帰する請求項5ないし請求項8記載の遊技機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、パチンコ遊技機等の遊技機に関し、特に、遊技者の操作によって遊技領域に遊技媒体が発射され、遊技媒体が遊技領域に設けられた入賞領域に入賞すると所定の価値が遊技者に付与されるとともに、特定入賞部への遊技媒体の進入により特別遊技を行い、特別遊技の結果が所定の態様になったことにもとづいて遊技者に所定の遊技価値が付与可能となる遊技機に関する。

【0002】

【従来の技術】遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞すると、所定個の賞球が遊技者に払い出されるものがある。さらに、表示状態が変化可能な可変表示部が設けられ、可変表示部の表示結果があらかじめ定められた特定の表示態様となった場合に所定の遊技価値を遊技者に与えるように構成されたものがある。

【0003】特別図柄を表示する可変表示部の表示結果があらかじめ定められた特定の表示態様の組合せとなることを、通常、「大当り」という。なお、遊技価値とは、遊技機の遊技領域に設けられた可変入賞球装置の状態で打球が入賞しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることである。

【0004】大当りが発生すると、例えば、大入賞口が所定回数開放して打球が入賞しやすい大当り遊技状態に移行する。そして、各開放期間において、所定個（例えば10個）の大入賞口への入賞があると大入賞口は閉成する。そして、大入賞口の開放回数は、所定回数（例えば16ラウンド）に固定されている。なお、各開放につ

(3)

特開2001-62130

3

4

いて開放時間（例えば29.5秒）が決められ、入賞数が所定個に達しなくても開放時間が経過すると大入賞口は閉成する。また、大入賞口が閉成した時点で所定の条件（例えば、大入賞口内に設けられているVゾーンへの入賞）が成立していない場合には、大当たり遊技状態は終了する。

【0005】また、「大当たり」の組合せ以外の表示態様の組合せのうち、複数の可変表示部の表示結果のうちの一部が未だに導出表示されていない段階において、既に表示結果が導出表示されている可変表示部の表示態様が特定の表示態様の組合せとなる表示条件を満たしている状態を「リーチ」という。そして、可変表示部に可変表示される識別情報の表示結果が「リーチ」となる条件を満たさない場合には「はずれ」となり、可変表示状態は終了する。遊技者は、大当たりをいかにして発生させるかを楽しみつつ遊技を行う。

【0006】遊技機における遊技進行はマイクロコンピュータ等による遊技制御手段によって制御される。可変表示装置に表示される識別情報、キャラクタ画像および背景画像は、遊技制御手段からの表示制御コマンドデータに従って動作する表示制御手段によって制御される。可変表示装置に表示される識別情報、キャラクタ画像および背景画像は、一般に、表示制御用のマイクロコンピュータとマイクロコンピュータの指示に応じて画像データを生成して可変表示装置側に転送するビデオディスプレイプロセッサ（VDP）とによって制御されるが、表示制御用のマイクロコンピュータのプログラム容量は大きい。

【0007】従って、プログラム容量に制限のある遊技制御手段のマイクロコンピュータで可変表示装置に表示される識別情報等を制御することはできず、遊技制御手段のマイクロコンピュータとは別の表示制御用のマイクロコンピュータ（表示制御手段）が用いられる。よって、遊技の進行を制御する遊技制御手段は、表示制御手段に対して表示制御のためのコマンドを送信する必要がある。

【0008】また、そのような遊技機では、遊技盤にスピーカが設けられ、遊技効果を増進するために遊技の進行に伴ってスピーカから種々の効果音が発せられる。また、遊技盤にランプやLED等の発光体が設けられ、遊技効果を増進するために遊技の進行に伴ってそれらの発光体が点灯されたり消灯されたりする。一般に、効果音を発生する音声制御やランプ点灯／滅灯のタイミング制御は、遊技の進行を制御する遊技制御手段によって行われる。よって、遊技制御手段は、実際に音発生やランプ・LED駆動を行う音声制御手段やランプ制御手段に対してコマンドを送信する必要がある。

【0009】また、遊技者は、一般に、遊技媒体を遊技機を介して借り出す。その場合、遊技媒体貸出機構が遊技機に設けられる。遊技の進行は主基板に搭載された遊

技制御手段によって制御されるので、入賞にもとづく賞球個数は、遊技制御手段によって決定され、賞球制御基板に送信される。

【0010】以上のように、遊技機には、遊技制御手段の他に種々の制御手段が搭載されている。そして、遊技の進行を制御する遊技制御手段は、遊技状況に応じて動作指示を示す各コマンドを、各制御基板に搭載された各制御手段に送信する。

【0011】

【発明が解決しようとする課題】以上のように、遊技機には、遊技制御手段の他に種々の制御手段が搭載されている。一般に、各制御手段はマイクロコンピュータで構成される。すなわち、ROM等にプログラムが格納され、制御上一時的に発生するデータや制御進行に伴って変化するデータがRAMに格納される。すると、遊技機に停電等による電源断状態が発生すると、RAM内のデータは失われてしまう。よって、停電等からの復旧時には、最初の状態（例えば、遊技店においてその日最初に遊技機に電源投入されたときの状態）に戻さざるを得ないので、遊技者に不利益がもたらされる可能性がある。例えば、大当たり遊技中において電源断が発生し遊技機が最初の状態に戻ってしまうのでは、遊技者は大当たりの発生にもとづく利益を享受することができなくなってしまう。

【0012】そのような事態を回避するには、停電等の不測の電源断が生じたときに、必要なデータを電源バックアップRAMに保存し、電源が復旧したときに保存されていたデータを復元して遊技を再開できればよい。しかし、上述したように、遊技制御は主基板に搭載された遊技制御手段によって実行されるが、遊技機に設けられている種々の遊技制御用装置は、主基板とは異なる他の制御基板に搭載されている各制御手段によって制御されている。電源復旧時の各制御手段の立ち上がり方は一般にばらつくので、電源復旧時に、各制御基板における制御手段による制御に食い違いが生ずる可能性がある。

【0013】そこで、本発明は、停電等の不測の電源断が発生したときに、必要なデータを保存して電源復旧時に電源断時の状態から遊技を再開できるとともに、遊技再開時に、簡単な復帰制御によって各制御手段の制御状態を適正に復帰させることができる遊技機を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明による遊技機は、表示状態が変化する複数の表示領域を有する可変表示部を含み、変動開始の条件の成立に応じて表示領域に表示される図柄の変動を開始し、確定図柄があらかじめ定められた特定表示態様となったことを条件として遊技者に所定の遊技価値が付与可能となる遊技機であって、遊技の進行を制御する遊技制御手段が搭載された遊技制御基板と、遊技に供される遊技用装置を制御するための遊

(4)

特開2001-62130

5

5

投用装置制御手段が搭載された遊技用装置制御基板とを
備え、遊技制御手段は、遊技用装置制御手段のうちの前
記可変表示部の表示状態を制御する表示制御手段に対し
て図柄の変動を開始するのに関連した時期に変動時間お
よび確定図柄を特定可能な情報を送出し、遊技機に対す
る電源断時にその後電源状態が復旧したときに行う遊技
状態復帰のために必要な情報を電源断中でも記憶を保持
可能なバックアップ記憶手段に記憶可能であり、電源断
時に可変表示部で可変表示中であった場合に電源が復旧
したときに遊技用装置制御基板のうちの少なくとも一部
に対して復帰時変動中コマンドを送出するとともに所定
時間後に確定コマンドを送出し、遊技用装置制御手段
は、復帰時変動中コマンドを受信すると所定の復帰時変
動中制御を行うとともに、確定コマンドの受信にもとづ
いて復帰時変動中制御を終了することを特徴とする。

【0015】確定コマンドには少なくとも確定図柄を示
す情報が含まれ、遊技用装置制御手段は、受信した確定
コマンドに付随する確定図柄を示す情報にもとづく復帰
時変動中制御を行った後に復帰時変動中制御を終了する
ように構成されているもよい。

【0016】確定コマンドを受信する遊技用装置制御手
段には少なくとも表示制御手段が含まれ、表示制御手段
は、復帰時変動中コマンドを受信すると通常の変動表示
とは異なる復帰時表示制御を行うように構成されている
もよい。

【0017】表示制御手段は、確定コマンドを受信する
と確定図柄を表示可能であるように構成されているもよ
い。

【0018】遊技制御基板には遊技機に供給される電源
の電圧低下を監視する電源電圧監視手段が搭載され、遊
技制御手段は遊技制御マイクロコンピュータを含み、電
源電圧監視手段の出力が遊技制御マイクロコンピュータ
の割込端子に導入され、遊技制御マイクロコンピュータ
は、割込端子への信号入力に応じて遊技制御に必要なデ
ータの退避を含む電源断時処理を行うように構成されて
いてもよい。

【0019】遊技制御手段は、賞球装置を駆動するため
の賞球制御手段が搭載された賞球制御基板に対して入賞
球の発生に応じて賞球数を特定可能な賞球情報を出力
し、割込端子への信号入力時に賞球情報を出力中であれ
ばその出力を完了させてから電源断時処理を実行するよ
うに構成されているもよい。

【0020】バックアップ記憶手段は、例えば、所定時
間だけ電源断時にも電力供給可能な非常時電力供給手段
によってRAMへの電力供給がなされることによって実
現される。ここで、所定時間とは、少なくとも遊技店の
一般的な閉店期間よりも短い時間である。

【0021】遊技機は、遊技制御マイクロコンピュータ
が、電源断時処理を行うときに電源断時処理を行ったこ
とを示すフラグをセットし、電源が回復した場合にその

フラグがセットされていたらデータ復帰処理を行うよう
に構成されているもよい。

【0022】また、遊技制御マイクロコンピュータが、
電源断時処理を行うときに電源断時処理を行ったことを
示すフラグをセットし、電源断時処理中に電源が回復し
たらそのフラグをリセットして電源断前の遊技状態に復
帰するように構成されているもよい。

【0023】

【発明の実施の形態】以下、本発明の一実施形態を図面
を参照して説明する。まず、遊技機の一例であるパチン
コ遊技機の全体の構成について説明する。図1はパチン
コ遊技機1を正面からみた正面図、図2はパチンコ遊技
機1の内部構造を示す全体背面図、図3はパチンコ遊技
機1の遊技盤を背面からみた背面図である。なお、ここ
では、遊技機の一例としてパチンコ遊技機を示すが、本
発明はパチンコ遊技機に限られず、例えばコイン遊技機
等であってもよい。また、画像式の遊技機やスロット機
に適用することもできる。

【0024】図1に示すように、パチンコ遊技機1は、
額縁状に形成されたガラス扉枠2を有する。ガラス扉枠
2の下部表面には打球供給皿3がある。打球供給皿3の
下部には、打球供給皿3からあふれた景品玉を貯留する
余剰玉受皿4と打球を発射する打球操作ハンドル（操作
ノブ）5が設けられている。ガラス扉枠2の後方には、
遊技盤6が君脱可能に取り付けられている。また、遊技
盤6の前には遊技領域7が設けられている。

【0025】遊技領域7の中央付近には、複数種類の図
柄を可変表示するための可変表示部9と7セグメントL
EDによる可変表示器10とを含む可変表示装置8が設
けられている。この実施の形態では、可変表示部9に
は、「左」、「中」、「右」の3つの図柄表示エリアが
ある。可変表示装置8の側部には、打球を導く通過ゲ
ート11が設けられている。通過ゲート11を通過した打
球は、玉出口13を経て始動入賞口14の方に導かれ
る。通過ゲート11と玉出口13との間の通路には、通
過ゲート11を通過した打球を検出するゲートスイッチ
12がある。また、始動入賞口14に入った入賞球は、
遊技盤6の背面に導かれ、始動口スイッチ17によって
検出される。また、始動入賞口14の下部には開閉動作
を行う可変入賞球装置15が設けられている。可変入賞
球装置15は、ソレノイド16によって開状態とされ
る。

【0026】可変入賞球装置15の下部には、特定遊技
状態（大当たり状態）においてソレノイド21によって開
状態とされる開閉板20が設けられている。この実施の
形態では、開閉板20が大入賞口を開閉する手段とな
る。開閉板20から遊技盤6の背面に導かれた入賞球の
うち一方（Vゾーン）に入った入賞球はVカウントスイ
ッチ22で検出される。また、開閉板20からの入賞球
はカウントスイッチ23で検出される。可変表示装置8

7

の下部には、始動入賞口14に入った入賞球数を表示する4個の表示部を有する始動入賞記憶表示器18が設けられている。この例では、4個を上限として、始動入賞がある毎に、始動入賞記憶表示器18は点灯している表示部を1つずつ増やす。そして、可変表示部9の可変表示が開始される毎に、点灯している表示部を1つ減らす。

【0027】遊技盤6には、複数の入賞口19、24が設けられ、遊技球の入賞口19、24への入賞は入賞口スイッチ19a、24aによって検出される。遊技領域7の左右両端には、遊技中に点滅表示される装飾ランプ25が設けられ、下部には、入賞しなかった打球を吸収するアウト口26がある。また、遊技領域7の外側の左右上部には、効果音を発生する2つのスピーカ27が設けられている。遊技領域7の外周には、遊技効果LED28aおよび遊技効果ランプ28b、28cが設けられている。

【0028】そして、この例では、一方のスピーカ27の近傍に、景品玉払出時に点灯する賞球ランプ51が設けられ、他方のスピーカ27の近傍に、給給玉が切れたときに点灯する球切れランプ52が設けられている。さらに、図1には、パチンコ遊技機1に隣接して設置され、プリペイドカードが挿入されることによって球買しを可能にするカードユニット50も示されている。

【0029】カードユニット50には、使用可能状態であるか否かを示す使用可表示ランプ151、カード内に記録された残額情報に端数(100円未満の数)が存在する場合にその端数を打球供給皿3の近傍に設けられる度数表示LEDに表示させるための端数表示スイッチ152、カードユニット50がいずれの側のパチンコ遊技機1に対応しているのかを示す連絡台方向表示器153、カードユニット50内にカードが投入されていることを示すカード投入表示ランプ154、記録媒体としてのカードが挿入されるカード挿入口155、およびカード挿入口155の裏面に設けられているカードリーダーライタの機構を点検する場合にカードユニット50を解放するためのカードユニット錠156が設けられている。

【0030】打球発射装置から発射された打球は、打球レールを通過して遊技領域7に入り、その後、遊技領域7を下りてくる。打球が通過ゲート11を通過してゲートスイッチ12で検出されると、可変表示器10の表示数字が連続的に変化する状態になる。また、打球が始動入賞口14に入り始動口スイッチ17で検出されると、図柄の変動を開始できる状態であれば、可変表示部9内の図柄が回転を始める。図柄の変動を開始できる状態でなければ、始動入賞記憶を1増やす。

【0031】可変表示部9内の画像の回転は、一定時間が経過したときに停止する。停止時の画像の組み合わせが大当たり図柄の組み合わせであると、大当たり遊技状態に移行する。すなわち、閉閉板20が、一定時間経過する

(5)

特開2001-62130

8

まで、または、所定個数(例えば10個)の打球が入賞するまで開放する。そして、閉閉板20の開放中に打球が特定入賞領域に入賞しVカウントスイッチ22で検出されると、継続権が発生し閉閉板20の開放が再度行われる。継続権の発生は、所定回数(例えば15ラウンド)許容される。

【0032】停止時の可変表示部9内の画像の組み合わせが確率変動を伴う大当たり図柄の組み合わせである場合には、次に大当たりとなる確率が高くなる。すなわち、高確率状態という遊技者にとってさらに有利な状態となる。また、可変表示器10における停止図柄が所定の図柄(当り図柄)である場合に、可変入賞球装盤15が所定時間だけ開放状態になる。さらに、高確率状態では、可変表示器10における停止図柄が当り図柄になる確率が高められるとともに、可変入賞球装盤15の開放時間と開放回数が高められる。

【0033】次に、パチンコ遊技機1の裏面の構造について図2を参照して説明する。可変表示装置8の背面では、図2に示すように、機構板36の上部に景品玉タンク38が設けられ、パチンコ遊技機1が遊技機設置處に設置された状態でその上方から景品玉が景品玉タンク38に供給される。景品玉タンク38内の景品玉は、誘導樋39を通過して玉払出装置に至る。

【0034】機構板36には、中継基板30を介して可変表示部9を制御する可変表示制御ユニット29、基板ケース32に覆われ遊技制御用マイクロコンピュータ等が搭載された遊技制御基板(主基板)31、可変表示制御ユニット29と遊技制御基板31との間の信号を中継するための中継基板33、および景品玉の払出制御を行う賞球制御用マイクロコンピュータ等が搭載された賞球制御基板37が設置されている。さらに、機構板36の下部には、モータの回転力を利用して打球を遊技領域7に発射する打球発射装置34と、遊技効果ランプ・LED28a、28b、28c、賞球ランプ51および球切れランプ52に信号を送るためのランプ制御基板35が設置されている。

【0035】また、図3はパチンコ遊技機1の遊技盤を背面からみた背面図である。誘導樋39を通過した玉は、図3に示されるように、球切れ検出器187a、187bを通過して玉供給樋186a、186bを経て玉払出装置97に至る。玉払出装置97から払い出された景品玉は、連絡口45を通過してパチンコ遊技機1の前面に設けられている打球供給皿3に供給される。連絡口45の側方には、パチンコ遊技機1の前面に設けられている余剰玉受皿4に到達する余剰玉通路46が形成されている。入賞にもつづき景品玉が多数払い出されて打球供給皿3が満杯になり、ついには景品玉が連絡口45に到達した後にさらに景品玉が払い出されると景品玉は、余剰玉通路46を経て余剰玉受皿4に導かれる。さらに景品玉が払い出されると、感知レバー47が満タンスイッチ4

8を押圧して過タンスイッチ48がオンする。その状態では、玉払出装置97内のステッピングモータの回転が停止して玉払出装置97の動作が停止するとともに、必要に応じて打球発射装置34の駆動も停止する。

【0036】なお、この実施の形態では、電気的駆動源の駆動によって遊技球を払い出す玉払出装置として、ステッピングモータの回転によって遊技球が払い出される玉払出装置97を例示するが、その他の駆動源によって遊技球を送り出す構造の玉払出装置を用いてもよいし、電気的駆動源の駆動によってストッパを外し遊技球の自重によって払い出しがなされる構造の玉払出装置を用いてもよい。

【0037】賞球払出制御を行うために、入賞口スイッチ19a、24a、始動口スイッチ17およびカウンタスイッチ23からの信号が、主基板31に送られる。主基板31のCPU56は、始動口スイッチ17がオンすると6個の賞球払出に対応した入賞が発生したことを知る。また、カウンタスイッチ23がオンすると15個の賞球払出に対応した入賞が発生したことを知る。そして、入賞口スイッチがオンすると10個の賞球払出に対応した入賞が発生したことを知る。なお、この実施の形態では、例えば、入賞口24に入賞した遊技球は、入賞口24からの入賞球流路に設けられている入賞口スイッチ24aで検出され、入賞口19に入賞した遊技球は、入賞口19からの入賞球流路に設けられている入賞口スイッチ19aで検出される。

【0038】図4は、主基板31における回路構成の一例を示すブロック図である。なお、図4には、賞球制御基板37、ランプ制御基板35、音声制御基板70、発射制御基板91および表示制御基板80も示されている。主基板31には、プログラムに従ってパチンコ遊技機1を制御する基本回路53と、ゲートスイッチ12、始動口スイッチ17、Vカウンタスイッチ22、カウンタスイッチ23および入賞口スイッチ19a、24aからの信号を基本回路53に与えるスイッチ回路58と、可変入賞球装置15を開閉するソレノイド16および開閉板20を開閉するソレノイド21を基本回路53からの指令に従って駆動するソレノイド回路59と、始動記憶表示器18の点灯および滅灯を行うとともに7セグメントLEDによる可変表示器10と装飾ランプ25とを駆動するランプ・LED回路60とを含む。

【0039】また、基本回路53から与えられるデータに従って、大当りの発生を示す大当り情報、可変表示部9の画像表示開始に利用された始動入賞球の個数を示す有効始動情報、確率変動が生じたことを示す確変情報等をホール管理コンピュータ等のホストコンピュータに対して出力する情報出力回路64を含む。

【0040】基本回路53は、ゲーム制御用のプログラム等を記憶するROM54、ワークメモリとして使用されるRAM55、制御用のプログラムに従って制御動作

を行うCPU56およびI/Oポート部57を含む。この実施の形態では、ROM54、RAM55はCPU56に内蔵されている。すなわち、CPU56は、1チップマイクロコンピュータである。なお、1チップマイクロコンピュータは、少なくともRAM55が内蔵されていればよく、ROM54およびI/Oポート部57は外付けであってもよい。

【0041】さらに、主基板31には、電源投入時に基本回路53をリセットするための初期リセット回路65と、基本回路53から与えられるアドレス信号をデコードしてI/Oポート部57のうちのいずれかのI/Oポートを選択するための信号を出力するアドレスデコード回路67とが設けられている。なお、玉払出装置97から主基板31に入力されるスイッチ情報もあるが、図4ではそれらは省略されている。

【0042】遊技球を打撃して発射する打球発射装置は発射制御基板91上の回路によって制御される駆動モータ94で駆動される。そして、駆動モータ94の駆動力は、操作ノブ5の操作量に従って調整される。すなわち、発射制御基板91上の回路によって、操作ノブ5の操作量に応じた速度で打球が発射されるように制御される。

【0043】図5は、表示制御基板80内の回路構成を、可変表示部9の一実施例であるCRT82および主基板31の出力ポート（ポートA、B）571、572および出力バッファ回路63とともに示すブロック図である。出力ポート571からは8ビットのデータが出力され、出力ポート572からは1ビットのストロブ信号（INT信号）が出力される。

【0044】表示制御用CPU101は、制御データROM102に格納されたプログラムに従って動作し、主基板31からノイズフィルタ107および入力バッファ回路105を介してストロブ信号が入力されると、入力バッファ回路105を介して表示制御コマンドを受信する。入力バッファ回路105として、例えば汎用ICである74HC244を使用することができる。なお、表示制御用CPU101がI/Oポートを内蔵していない場合には、入力バッファ回路105と表示制御用CPU101との間に、I/Oポートが設けられる。

【0045】そして、表示制御用CPU101は、受信した表示制御コマンドに従って、CRT82に表示される画面の表示制御を行う。具体的には、表示制御コマンドに応じた指令をVDP103に与える。VDP103は、キャラクタROM86から必要なデータを読み出す。VDP103は、入力したデータに従ってCRT82に表示するための画像データを生成し、その画像データをVRAM87に格納する。そして、VRAM87内の画像データは、R、G、B信号に変換され、D-A変換回路104でアナログ信号に変換されてCRT82に出力される。

(7)

特開2001-62130

11

【0046】なお、図5には、VDP103をリセットするためのリセット回路83、VDP103に動作クロックを与えるための発振回路85、および使用頻度の高い画像データを格納するキャラクタROM86も示されている。キャラクタROM86に格納される使用頻度の高い画像データとは、例えば、CRT82に表示される人物、動物、または、文字、図形もしくは記号等からなる画像などである。この実施の形態では、表示制御用CPU101は、1チップマイクロコンピュータであり、少なくともRAMが内蔵されている。

【0047】図6は、主基板31における音声制御コマンドの信号送信部分および音声制御基板70の構成例を示すブロック図である。この実施の形態では、遊技進行に応じて、遊技領域7の外側に設けられているスピーカ27の音声出力を指示するための音声制御コマンドが、主基板31から音声制御基板70に出力される。

【0048】図6に示すように、音声制御コマンドは、基本回路53におけるI/Oポート部57の出力ポート（出力ポートC、D）573、574から出力される。出力ポート573からは8ビットのデータが出力され、出力ポート574からは1ビットのストロブ信号（INT信号）が出力される。音声制御基板70において、主基板31からの各信号は、入力バッファ回路705を介して音声制御用CPU701に入力する。なお、音声制御用CPU701がI/Oポートを内蔵していない場合には、入力バッファ回路705と音声制御用CPU701との間に、I/Oポートが設けられる。また、この実施の形態では、音声制御用CPU701は、1チップマイクロコンピュータであり、少なくともRAMが内蔵されている。

【0049】そして、例えばデジタルシグナルプロセッサによる音声合成回路702は、音声制御用CPU701の指示に応じた音声や効果音を発生し音畳切替回路703に出力する。音畳切替回路703は、音声制御用CPU701の出力レベルを、設定されている音量に応じたレベルにして音畳増幅回路704に出力する。音畳増幅回路704は、増幅した音声信号をスピーカ27に出力する。

【0050】図7は、主基板31およびランプ制御基板35における信号受信部分を示すブロック図である。この実施の形態では、遊技領域7の外側に設けられている遊技効果LED28aおよび遊技効果ランプ28b、28cの点灯/消灯と、賞球ランプ51および球切れランプ52の点灯/消灯を示すランプ制御コマンドが出力される。

【0051】図7に示すように、ランプ制御に関するランプ制御コマンドは、基本回路53におけるI/Oポート部57の出力ポート（出力ポートE、F）575、576から出力される。出力ポート575は8ビットのデータを出力し、出力ポート576は1ビットのストロブ

12

ブ信号（INT信号）を出力する。ランプ制御基板35において、主基板31からの制御コマンドは、入力バッファ回路355を介してランプ制御用CPU351に inputs する。なお、ランプ制御用CPU351がI/Oポートを内蔵していない場合には、入力バッファ回路355とランプ制御用CPU351との間に、I/Oポートが設けられる。また、この実施の形態では、ランプ制御用CPU351は、1チップマイクロコンピュータであり、少なくともRAMが内蔵されている。

10 【0052】ランプ制御基板35において、ランプ制御用CPU351は、各制御コマンドに応じて定義されている遊技効果LED28aおよび遊技効果ランプ28b、28cの点灯/消灯パターンに従って、遊技効果LED28aおよび遊技効果ランプ28b、28cに対して点灯/消灯信号を出力する。点灯/消灯信号は、遊技効果LED28aおよび遊技効果ランプ28b、28cに出力される。なお、点灯/消灯パターンは、ランプ制御用CPU351の内蔵ROMまたは外付けROMに記憶されている。

20 【0053】主基板31において、CPU56は、賞球時に賞球ランプ点灯を指示する制御コマンドを出力し、遊技盤裏面の遊技球消給路に設置されている球切れ検出センサがオンすると球切れランプ点灯を指示する制御コマンドを出力する。ランプ制御基板35において、各制御コマンドは、入力バッファ回路355を介してランプ制御用CPU351に inputs する。ランプ制御用CPU351は、それらの制御コマンドに応じて、賞球ランプ51および球切れランプ52を点灯/消灯する。

30 【0054】なお、図7では、ランプ制御用CPU351の内蔵出力ポートから遊技効果LED28a、遊技効果ランプ28b、28c、賞球ランプ51および球切れランプ52に点灯または消灯を指示する信号が出力されているが、実際には、出力ポートと各ランプ・LEDとの間にドライバ回路が挿入されている。

40 【0055】図8は、賞球制御基板37および玉払出装役97の構成要素などの賞球に関連する構成要素を示すブロック図である。図8に示すように、満タンスイッチ48からの検出信号は、中継基板71を介して主基板31のI/Oポート57に inputs される。満タンスイッチ48は、余剰玉受皿4の満タンを検出するスイッチである。

【0056】球切れ検出スイッチ167および球切れスイッチ187（187a、187b）からの検出信号は、中継基板72および中継基板71を介して主基板31のI/Oポート57に inputs される。球切れ検出スイッチ167は景品玉タンク38内の消給玉の不足を検出するスイッチであり、球切れスイッチ187は、景品玉通路内の景品玉の有無を検出するスイッチである。

50 【0057】主基板31のCPU56は、球切れ検出スイッチ167または球切れスイッチ187からの検出信

(8)

特開2001-62130

13

号が球切れ状態を示しているか、または、満タンスイッチ48からの検出信号が満タン状態を示していると、玉貸し禁止を指示する賞球制御コマンドを送出する。玉貸し禁止を指示する賞球制御コマンドを受信すると、賞球制御基板37の賞球制御用CPU371は、玉貸し処理を停止する。

【0058】さらに、賞球カウントスイッチ301Aからの検出信号も、中継基板72および中継基板71を介して主基板31のI/Oポート57に入力される。また、主基板31のI/Oポート57から入賞球排出ソレノイド127への駆動信号は、中継基板71を介して入賞球排出ソレノイド127に供給される。なお、賞球カウントスイッチ301Aは、玉払出装置97の賞球機構部分に設けられ、実際に払い出された賞球を検出する。

【0059】入賞があると、賞球制御基板37には、主基板31の出力ポート（ポートG、H）577、578から賞球個数を示す賞球制御コマンドが入力される。出力ポート577は8ビットのデータを出力し、出力ポート578は1ビットのストローブ信号（INT信号）を出力する。賞球個数を示す賞球制御コマンドは、入力バッファ回路373を介してI/Oポート372aに入力される。賞球制御用CPU371は、I/Oポート372aを介して賞球制御コマンドを入力し、賞球制御コマンドに応じて玉払出装置97を駆動して賞球払出を行う。なお、この実施の形態では、賞球制御用CPU371は、1チップマイクロコンピュータであり、少なくともRAMが内蔵されている。

【0060】賞球制御用CPU371は、出力ポート372gを介して、貸し玉数を示す玉貸し個数信号をターミナル基板160に出力し、ブザー駆動信号をブザー基板75に出力する。ブザー基板75にはブザーが搭載されている。さらに、出力ポート372eを介して、エラー表示用LED374にエラー信号を出力する。

【0061】さらに、賞球制御基板37の入力ポート372bには、中継基板72を介して、賞球カウントスイッチ301Aの検出信号および玉貸しカウントスイッチ301Bの検出信号が入力される。玉貸しカウントスイッチ301Bは、実際に貸し出された遊技球を検出する。賞球制御基板37からの払出モータ289への駆動信号は、出力ポート372cおよび中継基板72を介して玉払出装置97の賞球機構部分における払出モータ289に伝えられる。

【0062】カードユニット50には、カードユニット制御用マイクロコンピュータが搭載されている。また、カードユニット50には、残高表示スイッチ152、連結右方向表示器153、カード投入表示ランプ154およびカード挿入口155が設けられている（図1参照）。残高表示基板74には、打球供給皿3の近傍に設けられている残高表示LED、玉貸しスイッチおよび返却スイッチが接続される。

14

【0063】残高表示基板74からカードユニット50には、遊技者の操作に応じて、玉貸しスイッチ信号および返却スイッチ信号が賞球制御基板37を介して与えられる。また、カードユニット50から残高表示基板74には、プリペイドカードの残高を示すカード残高表示信号および玉貸し可表示信号が賞球制御基板37を介して与えられる。カードユニット50と賞球制御基板37の間では、ユニット線作信号（BRDY信号）、玉貸し要求信号（BRQ信号）、玉貸し完了信号（EXS信号）およびパチンコ機動作信号（PRDY信号）がI/Oポート372fを介してやりとりされる。

【0064】パチンコ遊技機1の電源が投入されると、賞球制御基板37の賞球制御用CPU371は、カードユニット50にPRDY信号を出力する。カードユニット50においてカードが受け付けられ、玉貸しスイッチが操作され玉貸しスイッチ信号が入力されると、カードユニット制御用マイクロコンピュータは、賞球制御基板37にBRDY信号を出力する。この時点から所定の遅延時間が経過すると、カードユニット制御用マイクロコンピュータは、賞球制御基板37にBRQ信号を出力する。そして、賞球制御基板37の賞球制御用CPU371は、払出モータ289を駆動し、所定個の貸し玉を遊技者に払い出す。そして、払出が完了したら、賞球制御用CPU371は、カードユニット50にEXS信号を出力する。

【0065】以上のように、カードユニット50からの信号は全て賞球制御基板37に入力される構成になっている。従って、玉貸し制御に関して、カードユニット50から主基板31に信号が入力されることはなく、主基板31の基本回路53にカードユニット50の側から不正に信号が入力される余地はない。なお、主基板31および賞球制御基板37には、ソレノイドおよびモータやランプを駆動するためのドライバ回路が搭載されているが、図8では、それらの回路は省略されている。

【0066】この実施の形態では、少なくとも主基板31のCPU56および賞球制御用CPU371が有するRAMの一部は、バックアップ電源でバックアップされている。すなわち、遊技機に対する電力供給が停止しても、バックアップ電源によってバックアップRAMは記憶内容を保持することができる。そして、各CPUは、電源電圧の低下を検出すると、所定の処理を行った後に電源断待ちの状態になる。

【0067】図9は、電源監視および電源バックアップのためのCPU56周りの一構成例を示すブロック図である。図9に示すように、電源監視用IC902は、+30V電圧を導入し、+30V電圧を監視することによって電源断の発生を検出する。具体的には、+30V電圧が所定値（例えば+30Vの80%）以下になったら、電源断が生ずるとして、CPU56に割り込み信号を与える。CPU56において、この割り込みは、マス

15

ク可能割込端子（外部割込端子：INT端子）に入力されている。また、INT端子に入力される信号は、入力ポート570にも入力されている。従って、CPU56は、INT端子に入力された信号にもとづく割込処理（INT処理）において、入力ポートのレベルを確認することによって電源断の状況を確認することができる。

【0068】なお、入力ポートは、遊技機に設けられている各槽スイッチの出力信号を入力する入力ポートの空きビットに入力されている。また、外部割込端子に他の割込要因も入力される場合には、入力ポートに入力される信号によって、電源断時の割込であることが認識される。

【0069】また、使用するCPUの種類によっては外部割込端子に異なる名称（例えば、IRQ1、IRQ2）が付されているが、外部からの信号によって割込がかかる信号端子は、どのような名称であっても、ここでいうINT端子に相当する。

【0070】電源監視用IC902が電源断を検知するための所定値は、通常時の電圧より低い。CPU56が暫くの間動作しうる程度の電圧である。また、電源監視用IC902が、CPU56が必要とする電圧（この例では+5V）よりも高く、かつ、交流から直流に変換された直後の電圧を監視するように構成されているので、CPU56が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。さらに、監視電圧として+30Vを用いる場合には、遊技機の各槽スイッチに供給される電圧が+12Vであることから、電源断時のスイッチオン誤検出の防止も期待できる。すなわち、+30V電圧の電圧を監視すると、+30V作成の以降に作られる+12Vが落ち始める以前の段階でその低下を検出できる。よって、+12V電圧の電圧が低下するとスイッチ出力がオン状態を呈するようになるが、+12Vより早く低下する+30V電圧を監視して電源断を認識すれば、スイッチ出力がオン状態を呈する前に電源復旧待ちの状態に入ってスイッチ出力を検出しない状態となることができる。

【0071】+5V電源から電力が供給されていない間、RAMの少なくとも一部は、電源基板から供給されるバックアップ電源によってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V電源が復旧すると、初期リセット回路65からリセット信号が発せられるので、CPU56は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

【0072】図10は、電源基板910の一構成例を示すブロック図である。電源基板910は、主基板31、表示制御基板80、音声制御基板70、ランプ制御基板35および賞球制御基板37等の制御基板と独立して設

(9)

特開2001-62130

16

置され、遊技機内の各制御基板および機枠部品が使用する電圧を生成する。この例では、AC24V、DC+30V、DC+21V、DC+12VおよびDC+5Vを生成する。また、バックアップ電源となるコンデンサ916は、DC+5Vすなわち各基板上のIC等を駆動する電源のラインから充電される。

【0073】トランス911は、交流電源からの交流電圧を24Vに変換する。AC24V電圧は、コネクタ915に出力される。また、整流回路912は、AC24Vから+30Vの直流電圧を生成し、DC-DCコンバータ913およびコネクタ915に出力する。DC-DCコンバータ913は、+21V、+12Vおよび+5Vを生成してコネクタ915に出力する。コネクタ915は例えば中継基板上に接続され、中継基板から各制御基板および機枠部品に必要な電圧の電力が供給される。

【0074】DC-DCコンバータ913からの+5Vラインは分岐してバックアップ+5Vラインを形成する。バックアップ+5Vラインとグラウンドレベルとの間には大容量のコンデンサ916が接続されている。コンデンサ916は、遊技機に対する電力供給が遮断されたときの各制御基板のバックアップRAMに対するバックアップ電源となる。また、+5Vラインとバックアップ+5Vラインとの間に、逆流防止用のダイオード917が挿入される。

【0075】なお、バックアップ電源として、+5V電源から充電可能な電池を用いてもよい。電池を用いる場合には、+5V電源から電力供給されない状態が所定時間継続すると容量がなくなるような充電電池が用いられる。

【0076】次に遊技機の動作について説明する。図11は、主基板31におけるCPU56の遊技制御処理を示すフローチャートである。図11(A)はCPU56が実行するメイン処理を示し、図11(B)は割込処理を示す。電源オン時のリセットが解けると、CPU56は、まず、クロックモニタ制御を動作可能状態にするために、内蔵されているクロックモニタレジスタをクロックモニタイネーブル状態に設定する（ステップS1）。クロックモニタ制御とは、入力されるクロック信号の低下または停止を検出すると、CPU56の内部で自動的にリセットを発生する制御である。次いで、CPU56は、初期化処理を行う（ステップS2）。なお、初期化処理では、所定期間後（例えば2ms後）にタイマ割込がかかるようにタイマの設定処理を行う。その後、停止図柄の抽籤を決定する乱数等の表示用乱数を見直す処理を繰り返して実行する（ステップS17）。

【0077】図11(B)に示された処理は、CPU56内部のタイマ割込によって起動される。割込処理において、CPU56は、まず、所定期間後（例えば2ms後）に再度タイマ割込がかかるようにタイマの設定処理を行う（ステップS20）。

(10)

特開2001-62130

17

【0078】次に、表示制御基板80に送出される表示制御コマンドをRAM55の所定の領域に設定する処理を行った後に（表示制御データ設定処理：ステップS4）、表示制御コマンドを出力する処理を行う（表示制御データ出力処理：ステップS5）。

【0079】次いで、各種出力データの格納領域の内容を各出力ポートに出力する処理を行う（データ出力処理：ステップS6）。また、ホール管理用コンピュータに出力される大当り情報、始動情報、随率変動情報などの出力データを格納領域に設定する出力データ設定処理を行う（ステップS8）。さらに、パチンコ遊技機1の内部に備えられている自己診断機能によって種々の異常診断処理が行われ、その結果に応じて必要な場合は警報が発せられる（エラー処理：ステップS9）。

【0080】次に、遊技制御に用いられる大当り判定用の乱数等の各判定用乱数を示す各カウンタを更新する処理を行う（ステップS10）。

【0081】次に、CPU56は、特別図柄プロセス処理を行う（ステップS11）。特別図柄プロセス制御では、遊技状態に応じてパチンコ遊技機1を所定の順序で制御するための特別図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、特別図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。また、普通図柄プロセス処理を行う（ステップS12）。普通図柄プロセス処理では、7セグメントLEDによる可変表示器10を所定の順序で制御するための普通図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、普通図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。

【0082】さらに、CPU56は、スイッチ回路58を介して、ゲートセンサ12、始動口センサ17およびカウントセンサ23の状態を入力し、各入賞口や入賞装置に対する入賞があったか否かを判定する（スイッチ処理：ステップS13）。CPU56は、さらに、停止図柄の種類を決定する乱数等の表示用乱数を更新する処理を行う（ステップS15）。

【0083】また、CPU56は、賞球制御基板37との間の信号処理を行う（ステップS16）。すなわち、所定の条件が成立すると賞球制御基板37に賞球制御コマンドを出力する。賞球制御基板37に搭載されている賞球制御用CPUは、賞球制御コマンドに応じて玉払出装置97を駆動する。

【0084】図12は、CPU56のINT処理を示すフローチャートである。上述したように、電源監視用IC902が電源電圧の低下を検出すると、CPU56に外部割込がかかる。また、図9に示されているように入力ポートに電源監視用IC902の出力が導入されている。CPU56は、INT処理で図12に示す電源断時処理を実行する。

【0085】電源電圧の低下にもとづくINT処理で

18

は、CPU56は、まず、レジスタの内容をバックアップRAMに転送する（ステップS31）。次いで、INTフラグをセットする（ステップS32）。INTフラグとは、電源電圧低下にもとづく割込が生じたことを示す内部フラグである。また、INTフラグは、バックアップRAM領域に設定される。CPU56は、さらに、RAMアクセスを禁止状態にして（ステップS33）、電源監視用IC902の出力が導入されている入力ポートのレベルを監視し続ける（ステップS34）。この状態で、電源電圧はさらに低下していき、遂には、CPU56の動作が停止する。

【0086】しかし、入力ポートのレベルが通常時のレベルに復帰した場合には、CPU56は、RAMアクセスを許可状態にして（ステップS35）、バックアップRAMに保存されていたレジスタ値を本来のレジスタに復帰させる（ステップS36）。そして、INTフラグをリセットし（ステップS37）、割込がかかったアドレスに復帰する。

【0087】このように、CPU56は、電源電圧が正常に復帰したことを検出すると、レジスタの状態を元に戻して割込がかかったアドレスに復帰する。従って、外部割込ライン（INTライン）にノイズ等がのった場合や電源断時の場合でも、制御を正常状態に復帰させることができる。

【0088】図13は、図11に示されたメイン処理における初期化処理（ステップS2）の一例を示すフローチャートである。遊技機への電力供給が再開されると、初期リセット回路65からCPU56に初期リセット信号が入力される。CPU56は、初期リセット信号に応じてメイン処理を開始するのであるが、システムチェック処理において、まず、INTフラグがセットされているか否か確認する（ステップS42）。

【0089】このとき、RAMアクセス許可状態に設定する必要があるれば、すなわち、リセットがかけられたときに自動的にRAMアクセス許可状態にならないのであれば、CPU56は、RAMアクセス許可状態に設定する。

【0090】INTフラグがセットされていない場合は、レジスタおよびRAM領域を全てクリアし（ステップS47）、必要な初期値を設定する（ステップS48）。そして、電源投入時画面表示コマンド送出要求をセットし（ステップS49）、スタックポインタを初期化して（ステップS50）、初期化処理を終了する。

【0091】なお、電源投入時画面表示コマンド送出要求がセットされると、例えば、図11に示された表示制御データ出力処理（ステップS5）によって電源投入時画面表示コマンドが表示制御基板80に送出される。表示制御基板80における表示制御用CPU101は、電源投入時画面表示コマンドを受信すると、可変表示部9

19

られている画面を表示する。

【0092】ステップS42でINTフラグがセットされていることが確認されると、CPU56は、バックアップRAMに保存されていたレジスタ値を本来のレジスタに復帰させ（ステップS43）、INTフラグをリセットする（ステップS44）。そして、電源断時に可変表示部9において特別図柄が変動中であったか否か確認する（ステップS45）。特別図柄が変動中であったか否かは、例えば、後述する特別図柄プロセス処理において使用される特別図柄プロセスフラグの値で確認される。なお、特別図柄プロセスフラグは、CPU56の内蔵RAMのうち電源バックアップされている領域（バックアップRAM領域）に設定されている。従って、遊技機への電源供給が停止しても保存されている。

【0093】特別図柄変動中であった場合には、復帰時変動中コマンドを、表示制御基板80、音声制御基板70およびランプ制御基板35に送出する制御を行う（ステップS46）。具体的には、所定のコマンド送出要求フラグをセットする。特別図柄変動中ではなかった場合には、復帰時変動中コマンドを送出しない。

【0094】なお、復帰時変動中コマンド送出要求がセットされると、例えば、図11に示された表示制御データ出力処理（ステップS5）によって復帰時変動中コマンドが表示制御基板80、音声制御基板70およびランプ制御基板35に送出される。

【0095】また、表示制御基板80における表示制御用CPU101は、復帰時変動中コマンドを受信すると、可変表示部9に、あらかじめ決められているエラー画面を表示する。

【0096】そして、CPU56は、スタックポインタが指すスタックエリアの値をジャンプ先としてそこにジャンプする。スタックポインタは、レジスタの一つであるから、ステップS43の処理によって、電源断したときの値に復元されている。また、この実施の形態では、スタックエリアはバックアップRAM領域に形成されている。すなわち、電源断中でも保存されている。従って、制御状態は、電源断時の状態に戻る。

【0097】以上のように、CPU56は、復帰時にINTフラグがセットされていたらデータ復帰処理を行い、INTフラグがセットされていなければ通常の初期設定処理（ステップS46、S47）を行う。そして、データ復帰処理では、保存されていたレジスタの復帰処理とINTフラグのリセット処理とが行われる。また、電源バックアップされているRAM領域におけるスタックエリアに保存されていた復帰アドレスに戻るの、遊技制御手段は、電源断時の遊技状態に復帰することができる。

【0098】復帰した遊技状態は、図柄変動中の状態である。従って、図柄変動期間が終了すると、CPU56は、確定コマンドを、表示制御基板80、音声制御基板

(11)

特開2001-62130

20

70およびランプ制御基板35に送出する制御を行う。このとき、表示制御基板80には、可変表示部9に表示されるべき左右中の停止図柄（確定図柄）を示す情報も送出される。左右中の確定図柄を示す情報は、バックアップRAM領域に設定されている。従って、電源断が生じてもその情報は保存されている。

【0099】後述するように、表示制御基板80における表示制御用CPU101は、確定コマンドを受信すると、確定コマンドに付随する左右中国柄の確定図柄を示す情報にもとづいて確定図柄を可変表示部9に表示する。また、音声制御基板70およびランプ制御基板35におけるCPUは、確定コマンドを受信すると、図柄変動の確定時に応じた制御を行うことができる。すなわち、各CPUによる制御状態は、図柄変動終了時の状態として同期する。

【0100】図14は、主基板31から表示制御基板80に送出される表示制御コマンドの構成例を示す説明図である。図14に示すように、表示制御コマンドは、8ビットのデータと、1ビットのストロブ信号（INT信号）とから構成されている。

【0101】図15は、8ビットのデータによる表示制御コマンドデータの構成例を示す説明図である。図15に示すように、例えば、8ビットのうちの上位4ビットで制御の種類を指示し、下位4ビットで具体的制御内容を指示する。例えば、この例では、上位4ビットが【0, 0, 0, 1】であれば、下位4ビットの数値で変動種類等が指示される。また、上位4ビットが【1, 0, 0, 0】、【1, 0, 0, 1】または【1, 0, 1, 0】であれば、下位4ビットの数値で可変表示部9に可変表示される左図柄、中国柄または右図柄の停止図柄が指示される。

【0102】また、上位4ビットが【1, 1, 1, 0】であれば復帰時変動中コマンドであることを示す。上位4ビットが【1, 1, 1, 1】であれば全国図柄停止コマンド（確定コマンド）であることを示す。なお、これらのコマンドにおいて下位4ビットは例えば0に設定される。

【0103】主基板31のCPU56は、図柄の変動開始時に、変動種類を示すコマンドと左右中停止図柄を示すコマンドとを表示制御基板80に送出する。表示制御基板80の表示制御用CPU101は、変動種類を示すコマンドによって図柄の変動時間を特定できる。なお、特定された変動時間に対応した変動種類の変動態様が用意されている場合には、表示制御用CPU101が、いずれの変動態様を用いるのかを決定する。このように、図柄変動制御に関して、主基板31のCPU56は、変動開始時に変動時間を特定可能な情報と確定図柄を特定可能な情報とを送出するだけであり、具体的な図柄変動制御は表示制御用CPU101の制御によって実現される。また、主基板31のCPU56は、変動時間が経過

(12)

特開2001-62130

21

22

したら、表示制御基板80に対して確定コマンドを送出する。

【0104】図16はCPU56が実行する特別図柄プロセス処理のプログラムの一例を示すフローチャートである。図16に示す特別図柄プロセス処理は、図11のフローチャートにおけるステップS11の具体的な処理である。CPU56は、特別図柄プロセス処理を行う際に、特別図柄プロセスフラグの値に応じて、図16に示すステップS300～S309のうちのいずれかの処理を行う。各処理において、以下のような処理が実行される。

【0105】特別図柄変動待ち処理（ステップS300）：始動入賞口14（この実施の形態では可変入賞球装置15の入賞口）に打球入賞して始動口センサ17がオンするのを待つ。始動口センサ17がオンすると、始動入賞記憶数が満タンでなければ、始動入賞記憶数が+1される。そして、大当たり判定用乱数を抽出する。

【0106】特別図柄判定処理（ステップS301）：特別図柄の可変表示が開始できる状態になると、始動入賞記憶数を確認する。始動入賞記憶数が0でなければ、抽出されている大当たり判定用乱数の値に応じて大当たりとするかはずれとするか決定する。

停止図柄設定処理（ステップS302）：左右中図柄の停止図柄を決定する。

【0107】リーチ動作設定処理（ステップS303）：リーチ判定用乱数の値に応じてリーチ動作するか否か決定するとともに、リーチ動作用乱数の値に応じてリーチ動作の変動態様を決定する。

【0108】全国図柄変動開始処理（ステップS304）：可変表示部9において全国図柄が変動開始されるように制御する。このとき、表示制御基板80に対して、左右中最終停止図柄と変動時間を特定可能な情報が送信される。

【0109】全国図柄停止待ち処理（ステップS305）：所定時間が経過すると、可変表示部9において表示される全国図柄が停止されるように確定コマンドを送出する。上述したように、電源断から復帰して確定コマンドを送出する場合には、確定コマンドに左右中図柄を示す情報が付随する。付随とは、例えば、確定コマンド送出の直前に、左右中図柄を示すコマンドを送出することである。

【0110】大当たり表示処理（ステップS306）：停止図柄が大当たり図柄の組み合わせである場合には、大当たり表示の表示制御コマンドデータが表示制御基板80に送出されるように制御するとともに内部状態（プロセスフラグ）をステップS307に移行するように更新する。そうでない場合には、内部状態をステップS309に移行するように更新する。なお、大当たり図柄の組み合わせは、左右中図柄が揃った組み合わせである。また、遊技制御基板80の表示制御用CPU101は表示制御

コマンドデータに従って、可変表示部9に大当たり表示を行う。大当たり表示は遊技者に大当たりの発生を報知するためになされるものである。

【0111】大入賞口開放開始処理（ステップS307）：大入賞口を開放する制御を開始する。具体的には、カウンタやフラグを初期化するとともに、ソレノイド21を駆動して大入賞口を開放する。

【0112】大入賞口開放中処理（ステップS308）：大入賞口ラウンド表示の表示制御コマンドデータが表示制御基板80に送出する制御や大入賞口の閉成条件の成立を確認する処理等を行う。大入賞口の閉成条件が成立したら、大当たり遊技状態の終了条件が成立していなければ内部状態をステップS307に移行するように更新する。大当たり遊技状態の終了条件が成立していれば、内部状態をステップS309に移行するように更新する。

【0113】大当たり終了処理（ステップS309）：大当たり遊技状態が終了したことを遊技者に報知するための表示を行う。その表示が終了したら、内部フラグ等を初期状態に戻し、内部状態をステップS300に移行するように更新する。

【0114】上記の各ステップの処理に応じて、遊技制御プログラム中の表示制御コマンドを送出する処理を行うモジュール（図11におけるステップS5）は、対応する表示制御コマンドデータを出力ポートに出力するとともにストロブ信号をオン状態にする。

【0115】図17は、図11に示されたメイン処理における表示制御データ出力処理（ステップS5）を示すフローチャートである。表示制御データ出力処理において、CPU56は、ポートA出力要求がセットされているか否かを判定する（ステップS581）。なお、ポートA出力要求は、表示制御データ設定処理（ステップS4）において、特別図柄プロセス処理等からのコマンド出力要求に応じセットされる。

【0116】ポートA出力要求がセットされている場合には、ポートA出力要求をリセットし（ステップS582）、ポートA格納領域の内容を出力ポート（出力ポートA）571に出力する（ステップS583）。また、ポートA出力カウンタを+1するとともに（ステップS584）、出力ポート（ポートB）572のビット7を0にする（ステップS585）。

【0117】ポートA出力要求がセットされていない場合には、ポートA出力カウンタの値が0であるか否かを判定する（ステップS586）。ポートA出力カウンタの値が0でない場合には、ポートA出力カウンタの値が2であるか否かを確認する（ステップS587）。ポートA出力カウンタの値が2ではない、すなわち1である場合には、ポートA出力カウンタの値を1増やす（ステップS588）。

【0118】ポートA出力カウンタの値が2である場合

(13)

特開2001-62130

23

24

には、ポートA出力カウンタの値をクリアするとともに（ステップS589）、出力ポート（出力ポートB）572のビット7を1にする（ステップS590）。

【0119】出力ポートBのビット7は、表示制御基板80に与えられるストローブ信号（INT信号）を出力するポートである。また、出力ポートAのビット0～7は、表示制御コマンドデータを出力するポートである。そして、この実施の形態では、図17に示された表示制御データ出力処理は2msに1回実行される。従って、図17に示されたデータ出力処理によって、図18に示すように、表示制御コマンドデータが出力されるときに、4ms間INT信号がローレベルになる。

【0120】次に、表示制御用CPU101の動作を説明する。図19は、表示制御基板80における表示制御用CPU101の動作を示すフローチャートである。表示制御用CPU101は、出力ポートやワークエリアの初期化およびタイマセット等のイニシャル処理を行った後に（ステップS101）、ループ状態に入る。イニシャル処理において、500μsおよび2ms毎にタイマ割込が発生するようなタイマ設定がなされている。よって、ループ状態では、500μsのタイマ割込がかかると500μsタイマ割込処理が行われ（ステップS102）、2msのタイマ割込がかかると2msタイマ割込処理が行われる（ステップS103）。なお、500μsタイマ割込処理では表示制御コマンド受信処理が行われ、2msタイマ割込処理では表示制御処理が実行される。

【0121】図20は、2msのタイマ割込処理を示すフローチャートである。2msのタイマ割込がかかると、表示制御用CPU101は、次の2ms割込がかかるようにタイマを起動する等のイニシャル処理を行った後に（ステップS111）、表示制御プロセス処理（ステップS112）を実行する。

【0122】図21は、500μsタイマ割込処理で実行される表示制御コマンド読込処理を示すフローチャートである。表示制御コマンド読込処理において、表示制御用CPU101は、ストローブ信号（INT信号）に割り当てられている入力ポートのビット7を読み込む。そして、ビット7がオン（ローレベル）しているか否かを確認する（ステップS501）。オンしていれば、表示制御コマンドデータの入力に割り当てられている入力ポートから表示制御コマンドデータを読み取る（ステップS502）。なお、上述したように、INT信号は、主基板31のCPU56が新たな表示制御コマンドデータを出力したときにローレベルとされる。

【0123】INT信号がオフしている場合には、表示通信カウンタをクリアする（ステップS506）。表示通信カウンタは、INT信号がオンしているときの表示制御コマンドデータ受信回数をカウントするために用いられる。

19

20

30

40

50

【0124】INT信号がオンしている場合には、受信した表示制御コマンドデータが直前に（500μs前）受信したコマンドデータと同じか否かを確認する（ステップS503）。同じでない場合には、表示通信カウンタをクリアする（ステップS506）。同じであった場合には、表示通信カウンタが所定の最大値（MAX）に達しているか否かを確認する（ステップS504）。

【0125】最大値に達していない場合には、表示通信カウンタの値を+1する（ステップS505）。ここで、最大値とは、表示制御コマンドデータを確実に受信したと判定する値（この例では3）よりも大きい値であり、例えば、4ms間での受信回数をカウントする等の目的で用いられる。

【0126】次いで、表示制御用CPU101は、表示通信カウンタ後が「3」になったか否かを確認する（ステップS507）。「3」になっている場合には、受信したデータを受信コマンド格納エリアに格納する（ステップS509）。そして、受信したデータをワークエリアに格納する（ステップS510）。なお、ワークエリアに格納されたデータは、次の割込処理において、ステップS503において用いられる。

【0127】以上のように、表示制御用CPU101は、例えば3回連続して同一の表示制御コマンドデータを受信すると、随かに表示制御コマンドを受信したとして、通信終了フラグをセットする。そして、通信終了フラグがセットされると、受信コマンド格納エリアに格納された表示制御コマンドにもとづいて図柄の変動および背景・キャラクターの表示切替等の処理が行われる。

【0128】図22は、図20に示されたタイマ割込処理における表示制御プロセス処理（ステップS112）を示すフローチャートである。表示制御プロセス処理では、表示制御プロセスフラグの値に応じてステップS720～S770のうちのいずれかの処理が行われる。各処理において、以下のような処理が実行される。

【0129】表示制御コマンド受信待ち処理（ステップS720）：通信終了フラグのオンに応じて受信コマンドが設定されているワークエリアの内容を読み出して、変動時間を特定可能な表示制御コマンドを受信したか否かを確認する。

【0130】リーチ動作設定処理（ステップS750）：受信した変動時間を特定可能な表示制御コマンド（例えばリーチ種類を指定するコマンド）に対応した複数の変動感振のうちのいずれのパターンを使用するかを決定する。

【0131】全図柄変動開始処理（ステップS780）：左右中図柄の変動が開始されるように制御する。

【0132】図柄変動中処理（ステップS810）：変動パターンを構成する各変動状態（変動速度や背景、キャラクター）の切替タイミングを制御するとともに、主基板31から確定コマンドが送出されたか否かを監視す

25

る。また、左右図柄の停止制御を行う。

【0133】全図柄停止待ち設定処理（ステップS840）：変動時間の終了時に、全図柄停止を指示する表示制御コマンドを受信していたら、図柄の変動を停止し最終停止図柄（確定図柄）を表示する制御を行う。

【0134】大当たり表示処理（ステップS870）：変動時間の終了後、大当たり遊技中のラウンド表示や、確定大当たり表示または通常大当たり表示の制御を行う。

【0135】図23は、表示制御コマンド受信待ち処理（ステップS720）の一例を示すフローチャートである。表示制御コマンド受信待ち処理において、表示制御用CPU101は、変動時間を特定可能な表示制御コマンドを受信したか否かを確認する（ステップS751）。受信していれば、表示制御プロセスフラグの値をリーチ動作選択処理に対応した値に設定する（ステップS752）。よって、以後、リーチ動作選択処理が実行される。

【0136】変動時間を特定可能な表示制御コマンドを受信していなければ、表示制御用CPU101は、復帰時変動中コマンドを受信したか否かを確認する（ステップS753）。復帰時変動中コマンドを受信していれば、表示制御用CPU101は、あらかじめ決められているエラー画面を可変表示部9に表示する（ステップS754）。そして、表示制御プロセスフラグの値を図柄変動中処理に対応した値に設定する（ステップS755）。

【0137】上述したように、図柄変動中処理では、通常は、変動パターンを構成する各変動状態（変動速度や背景、キャラクタ）の切替タイミングを制御する。しかし、復帰時変動中コマンドは、電源再投入時に遊技制御手段から送出される。その場合には、通常時（電源再投入時でないとき）とは異なり、変動時間を特定可能なコマンドを受信していない。そこで、確定コマンドの受信待ちのみが行われる。主基板31から確定コマンドを受信すると、表示制御用CPU101は、確定コマンドとともに送信された左右中国柄の確定図柄を示す情報にもとづいて、可変表示部9に左右中国柄の確定図柄を所定期間表示して復帰時の変動中制御が終了する。

【0138】この実施の形態では、主基板31のCPU56は、電源投入時に、INTフラグがセットされているか否かを確認し、すなわち、不測の停電等による電源断後の電源再投入が行われたのか否かを確認し、電源再投入が行われた場合には、電源断時に可変表示部9において図柄の変動中であったか否かを確認する。図柄の変動中であったことを検知したら、CPU56は、表示制御基板80等に復帰時変動中コマンドを送出し、再度全図柄停止待ちの状態に入る（図16におけるステップS305）。

【0139】そして、所定期間が経過すると、CPU56は、表示制御基板80等に確定コマンドを送出する。例えば、表示制御基板80における表示制御用CPU1

(14)

特開2001-62130

26

01は、復帰時変動中コマンドを受信するとエラー画面の表示を開始し、確定コマンドを受信するとエラー画面を消去して確定図柄を表示する。具体的には、確定コマンドを受信すると表示制御プロセスフラグを全図柄停止待ち設定処理（ステップS840）に対応した値とし、全図柄停止待ち設定処理において確定図柄が表示される。図柄変動中処理において確定コマンドを受信して全図柄停止待ち設定処理に移行するのは、通常時と同じ制御である。従って、通常時とはほぼ同様に制御によって、表示制御用CPU101による制御は、通常時の状態に復帰する。このとき、主基板31の側では、全図柄停止待ち処理が終了している。すなわち、遊技制御手段と表示制御手段とで制御が同期した状態になる。このように、簡単なコマンドのやりとりで、制御状態が同期した状態に復帰する。

【0140】図24は、主基板31から音声制御基板70に送出される音声制御コマンドデータの例を示す説明図である。図24に示す音声制御コマンドデータは8ビットで構成され、それぞれ、効果音の種類を指定する。また、音声制御コマンドデータの中には、復帰時変動中コマンドと確定コマンドとがある。それらのコマンドは、主基板31のCPU56が表示制御基板80に復帰時変動中コマンドと確定コマンドの表示制御コマンドを送出するときに、音声制御基板70にも送出される。

【0141】図25は、音声制御コマンドのビット構成を示す説明図である。図25に示すように、音声制御コマンドは、8ビットのデータと、1ビットのストローブ信号（INT信号）とから構成されている。

【0142】図26は、図11に示されたメイン処理における出力データ設定処理（ステップS8）を示すフローチャートである。ただし、ここでは、音声制御基板70およびランプ制御基板35に対する制御コマンドの出力データ設定についてのみ示す。出力データ設定処理において、CPU56は、音声データに変更がないかどうか判定する（ステップS81）。音声データの変更は、例えば、主基板31のCPU56すなわち遊技制御手段の特別図柄プロセス処理において、音発生パターンの変更が必要とされるときに変更される。

【0143】音声データに変更があった場合には、CPU56は、例えば特別図柄プロセス処理で使用するプロセスデータ中の音声データすなわち音声制御コマンドデータを読み出す（ステップS82）。そして、ポートCデータ格納領域に設定する（ステップS84）。また、ポートC出力要求をセットする（ステップS85）。

【0144】音声データに変更がなかった場合には、CPU56は、ランプデータに変更がないかどうか判定する（ステップS86）。ランプデータの変更も、例えば、遊技制御手段の特別図柄プロセス処理において、ランプ・LED表示パターンの変更が必要とされるときに

50

(15)

特開2001-62130

27

28

変更される。

【0145】ランプデータに変更があった場合には、CPU56は、例えば特別図柄プロセス処理で使用するプロセスデータ中のランプデータすなわちランプ制御コマンドデータを読み出す（ステップS87）。そして、ポートEデータ格納領域に設定する（ステップS89）。また、ポートE出力要求をセットする（ステップS90）。

【0146】図27は、図11に示されたメイン処理におけるデータ出力処理（ステップS6）の音声制御コマンド出力処理部分を示すフローチャートである。音声制御コマンド出力に関するデータ出力処理において、CPU56は、ポートC出力要求がセットされているか否かを判定する（ステップS601）。ポートC出力要求がセットされている場合には、ポートC出力要求をリセットし（ステップS602）、ポートC格納領域の内容を出力ポート（出力ポートC）573に出力する（ステップS603）。ポートC格納領域のビット0～7には音声制御コマンドデータが設定される。そして、ポートC出力カウンタを+1するとともに（ステップS604）、出力ポート（ポートD）574のビット7を0にする（ステップS605）。

【0147】ポートC出力要求がセットされていない場合には、ポートC出力カウンタの値が0であるか否かを判定する（ステップS606）。ポートC出力カウンタの値が0でない場合には、ポートC出力カウンタの値が2であるか否かを判定する（ステップS607）。ポートC出力カウンタの値が2ではない、すなわち1である場合には、ポートC出力カウンタの値を1増やす（ステップS608）。

【0148】ポートC出力カウンタの値が2である場合には、ポートC出力カウンタの値をクリアするとともに（ステップS609）、出力ポート（出力ポートD）574のビット7を1にする（ステップS610）。

【0149】出力ポートDのビット7は、音声制御基板70に与えられるINT信号を出力するポートである。また、出力ポートCのビット0～7は、音声制御コマンドデータを出力するポートである。そして、この実施の形態では、図27に示されたデータ出力処理は2msに1回実行される。従って、図27に示されたデータ出力処理によって、図28に示すように、音声制御コマンドデータが出力されるときに、4ms間INT信号がローレベルになる。

【0150】次に、音声制御CPU701の動作を説明する。図29は、音声制御基板70における音声制御CPU701の動作を示すフローチャートである。音声制御CPU701は、出力ポートやワークエリアの初期化およびタイマセット等のイニシャル処理を行った後に（ステップS121）、ループ状態に入る。イニシャル処理において、500μsおよび2ms毎にタイマ

割込が発生するようなタイマ設定がなされている。よって、ループ状態では、500μsのタイマ割込がかかる。500μsタイマ割込処理が行われ（ステップS122）、2msのタイマ割込がかかる。2msタイマ割込処理が行われる（ステップS123）。なお、500μsタイマ割込処理では音声制御コマンド受信処理が行われ、2msタイマ割込処理では音声制御処理が実行される。

【0151】図30は、2msのタイマ割込処理を示すフローチャートである。2msのタイマ割込がかかる。音声制御CPU701は、次の2ms割込がかかるようにタイマを起動する等のイニシャル処理を行った後に（ステップS125）、音声IC制御処理（ステップS126）を実行する。なお、500μsタイマ割込処理による音声制御コマンド受信処理は、表示制御CPU101が実行する表示制御コマンド受信処理と同様に行われる（図21参照）。

【0152】ROMには、図24に示された各音声制御コマンドデータに応じた音声合成回路（音声合成用LSI；例えばデジタルシグナルプロセッサ）702に発生させるための制御データが格納されている。音声制御CPU701は、受信した各音声制御コマンドデータに対応した制御データをROMから読み出し音声合成回路702に出力する。

【0153】主基板31のCPU56は、不測の電源断後に電源復旧したときに、音声制御基板70に対しても復帰時変動中コマンドおよび確定コマンドを送出してくる。音声制御CPU701は、復帰時変動中コマンドを受信すると、内部状態を図柄変動中に対応した状態に設定する。また、確定コマンドを受信すると、図柄変動終了時点に対応した状態に設定する。このとき、主基板31の側では、全図柄停止待ち処理が終了している。すなわち、遊技制御手段と音声制御手段とで制御が同期した状態になる。このように、簡単なコマンドのやりとりで、制御状態を同期した状態に復帰させることができる。

【0154】図31は、主基板31からランプ制御基板35に送出されるランプ制御コマンドの一例を示す説明図である。各ランプ制御コマンドデータは8ビットで構成され、それぞれ、遊技の進行に応じたランプ・LEDの点灯パターンおよび消灯を指定する。ただし、図31に示された例は、ある特定の遊技機に応じたパターンであって、他の種類の遊技機では、定義が異なる各ランプ制御コマンドデータが使用されうる。例えば、図31に示された例では特殊変動時ランプ指定が4種類（05H～08H）あるが、特殊変動のパターンがそれよりも多い遊技機では、より多くの種類のランプ制御コマンドデータに特殊変動のパターンを割り当てればよい。あるいは、全ての遊技機で使用される可能性があるランプ制御データを定義しておき、そのうちから、各機種で必要に

(16)

特開2001-62130

29

35

応じて使用するランプ制御データを選択するようにしてもよい。

【0155】また、ランプ制御コマンドデータの中には、復帰時変動中コマンドと確定コマンドとがある。これらのコマンドは、主基板31のCPU56が表示制御基板80に復帰時変動中コマンドと確定コマンドを送出するときに、ランプ制御基板35にも送出される。

【0156】図32は、ランプ制御コマンドのビット構成を示す説明図である。図32に示すように、ランプ制御コマンドは、8ビットのデータと、1ビットのストローブ信号（INT信号）とから構成されている。

【0157】図33は、図11に示されたメイン処理におけるデータ出力処理（ステップS6）のランプ制御コマンド出力処理部分を示すフローチャートである。ランプ制御コマンド出力に関するデータ出力処理において、CPU56は、ポートE出力要求がセットされているか否かを判定する（ステップS621）。ポートE出力要求は、図26に示された出力データ設定処理において、ランプデータに変更があった場合にセットされる。

【0158】ポートE出力要求がセットされている場合には、ポートE出力要求をリセットし（ステップS622）、ポートE格納領域の内容を出力ポート（出力ポートE）575に出力する（ステップS623）。ポートE格納領域のビット0～7にはランプ制御コマンドデータが設定されている。そして、ポートC出力カウンタを+1するとともに（ステップS624）、出力ポート（ポートF）576のビット7を0にする（ステップS625）。

【0159】ポートE出力要求がセットされていない場合には、ポートE出力カウンタの値が0であるか否かを判定する（ステップS626）。ポートE出力カウンタの値が0でない場合には、ポートE出力カウンタの値が2であるか否かを判定する（ステップS627）。ポートE出力カウンタの値が2ではない、すなわち1である場合には、ポートE出力カウンタの値を1増やす（ステップS628）。

【0160】ポートE出力カウンタの値が2である場合には、ポートE出力カウンタの値をクリアするとともに（ステップS629）、出力ポート（出力ポートF）576のビット7を1にする（ステップS630）。

【0161】出力ポートFのビット7は、ランプ制御基板35に与えられるINT信号を出力するポートである。また、出力ポートEのビット0～7は、ランプ制御コマンドデータを出力するポートである。そして、この実施の形態では、図33に示されたデータ出力処理は2msに1回実行される。従って、図33に示されたデータ出力処理によって、図34に示すように、ランプ制御コマンドデータが出力されるたびに、4ms間INT信号がローレベルになる。

【0162】次に、ランプ制御用CPU351の動作を

説明する。図35は、ランプ制御基板35におけるランプ制御用CPU351の動作を示すフローチャートである。ランプ制御用CPU351は、出力ポートやワークエリアの初期化およびタイマセット等のインisial処理を行った後に（ステップS151）、ループ状態に入る。インisial処理において、500μsおよび2ms毎にタイマ割込が発生するようなタイマ設定がなされている。よって、ループ状態では、500μsのタイマ割込がかかる500μsタイマ割込処理が行われ（ステップS152）、2msのタイマ割込がかかる2msタイマ割込処理が行われる（ステップS153）。なお、500μsタイマ割込処理ではランプ制御コマンド受信処理が行われ、2msタイマ割込処理ではランプ制御処理が実行される。

【0163】図36は、2msのタイマ割込処理を示すフローチャートである。2msのタイマ割込がかかる、ランプ制御用CPU351は、次の2ms割込がかかるようにタイマを起動する等のインisial処理を行った後に（ステップS155）、ランプ・LED点灯/消灯処理（ステップS156）を実行する。なお、500μsタイマ割込処理によるランプ制御コマンド受信処理は、表示制御用CPU101が実行する表示制御コマンド受信処理と同様に行われる（図21参照）。

【0164】なお、ランプ制御用CPU351の内蔵ROMまたはランプ制御基板35に搭載された外付けROMには、各ランプ制御コマンドデータ（この例では、01H～0FH）に応じた遊技効果LED28aおよび遊技効果ランプ28b、28cの点灯/消灯のパターンが、点灯パターンデータとして格納されている。そして、ランプ・LED点灯/消灯処理（ステップS156）では、受信したランプ制御コマンドに応じたテーブルの内容にもとづいてランプ・LEDの点灯/消灯制御を行う。また、ランプ制御コマンドに応じて賞球ランプ51および球切れランプ52の点灯/消灯処理を行う。

【0165】主基板31のCPU56は、不測の電源断後に電源復旧したときに、ランプ制御基板35に対しても復帰時変動中コマンドおよび確定コマンドを送出してくる。ランプ制御用CPU351は、復帰時変動中コマンドを受信すると、内部状態を図柄変動中に対応した状態に設定する。また、確定コマンドを受信すると、図柄変動終了時点に対応した状態に設定する。このとき、主基板31の側では、全図柄停止待ち処理が終了している。すなわち、遊技制御手段とランプ制御手段とで制御が同期した状態になる。このように、簡単なコマンドのやりとりで、制御状態を同期した状態に復帰させることができる。

【0166】図37は、電源監視および電源バックアップのための賞球制御用CPU371周りの一構成例を示すブロック図である。図37に示すように、電源監視用IC932は、+3.0V電圧を導入し、+3.0V電圧を

(17)

特開2001-62130

31

監視することによって電源断の発生を検出する。具体的には、+3.0V電圧が所定値（例えば+3.0Vの80%）以下になったら、電源断が生ずるとして、賞球制御用CPU371に割り込み信号を与える。賞球制御用CPU371において、この割り込みは、マスク不能割込（NMI）端子に入力されている。また、NMI端子に入力される信号は、入力ポートにも入力されている。従って、賞球制御用CPU371は、NMI処理において、入力ポートのレベルを確認することによって電源断の状況を確認することができる。

【0167】電源監視用IC932が電源断を検知するための所定値は、通常時の電圧より低いが、賞球制御用CPU371が暫くの間動作しうる程度の電圧である。また、電源監視用IC932が、賞球制御用CPU371が必要とする電圧（この例では+5V）よりも高い電圧を監視するように構成されているので、賞球制御用CPU371が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。

【0168】+5V電源から電力が供給されていない間、賞球制御用CPU371の内蔵RAMの少なくとも一部は、電源基板から供給されるバックアップ電源がバックアップ端子に接続されることによってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V電源が復帰すると、初期リセット回路935からリセット信号が発せられるので、賞球制御用CPU371は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復帰時には停電発生時の遊技状態に復帰することができる。

【0169】図38は、主基板31から賞球制御基板37に送信される賞球制御コマンドのビット構成の一例を示す説明図である。図38に示すように、1バイト中の上位4ビットが制御指定部として使用され、下位4ビットが賞球数を示す領域として用いられる。

【0170】図39に示すように、制御指定部において、ビット7、6、5、4が「0、1、0、0」であれば払出個数指定コマンドであることを示し、「0、1、0、1」であれば払出指定コマンドであることを示す。払出個数指定コマンドは、主基板31のCPU56が入賞を検出すると直ちに賞球制御基板37に送出される。

【0171】ビット7、6、5、4が「1、0、0、0」である球切れ指定コマンドは、玉切れ検出スイッチ167または玉切れスイッチ187がオンしたとき（玉切れ状態フラグがオンしたとき）に、主基板31から送信される。また、ビット7、6、5、4が「1、0、0、1」である発射停止指定コマンドは、余剰玉受皿4が満タンになって満タンスイッチ48がオンしたとき（満タン状態フラグがオンしたとき）に、主基板31から送信される。

32

【0172】賞球制御コマンドは、主基板31から賞球制御基板37に、1バイト（8ビット：賞球制御コマンドD7～D0）のデータとして出力される。賞球制御コマンドD7～D0は正論理で出力される。また、賞球制御コマンドD7～D0が出力されたときには、負論理の賞球制御INT信号が出力される。

【0173】図8に示されたように、賞球制御コマンドは、出力ポート577を介して送信される。そして、この実施の形態では、図40に示すように、主基板31から賞球制御コマンドD7～D0が出力されるときに、賞球制御INT信号が5μs以上ローレベルになる。賞球制御INT信号は、賞球制御基板37において、賞球制御用CPU371の割込端子に接続されている。よって、賞球制御用CPU371は、割り込みがあると、賞球制御コマンドD7～D0が主基板31から送出されたことを認識でき、割込処理において賞球制御コマンド受信処理を行う。

【0174】なお、図38に示されたコマンド構成は一例であって、他の構成にしてもよい。例えば、1バイト中の上位下位を、図38に示された構成とは逆にしてもよい。

【0175】また、この実施の形態では、賞球制御基板37に対するストロブ信号（INT信号）は5μs間オン状態となり、表示制御基板80、音声制御基板70およびランプ制御基板35に対するストロブ信号（INT信号）は4ms間オン状態となったが、表示制御基板80、音声制御基板70およびランプ制御基板35に対するINT信号も5μs間オン状態となるようにしてもよく、逆に、賞球制御基板37に対するINT信号が4ms間オン状態となるようにしてもよい。

【0176】図41は、主基板31のCPU56が実行するメイン処理のデータ出力処理（ステップS6）における賞球コマンド出力処理を示すフローチャートである。賞球コマンド出力処理において、CPU56は、まず、15個カウンタの値が0であるか否か確認する（ステップS361）。0でなければ、賞球制御コマンドである払出個数指示（15個）コマンドを出力ポート577に出力する（ステップS362）。そして、INT信号をオン状態にする（ステップS363）。次いで、5μsのディレイタイムをおいて（ステップS364）、INT信号をオフ状態にする（ステップS365）。そして、15個カウンタの値を-1する（ステップS366）。また、払出指令個数累積値を+15する（ステップS367）。

【0177】なお、15個カウンタと後述する10個カウンタおよび6個カウンタの値は、カウンタスイッチ23、入賞口スイッチ19a、24aおよび始動口スイッチ17の検出出力がオン状態となったときに+1されている。また、払出指令個数累積値は、賞球制御基板37に対して指示した払出個数の累積値を示すものであり、

(18)

特開2001-62130

33

34

CPU56は、払出指令個数累積値を用いて賞球が完了したか否か確認する。

【0178】15個カウンタの値が0であれば、CPU56は、10個カウンタの値が0であるか否か確認する(ステップS371)。0でなければ、賞球制御コマンドである払出個数指示(10個)コマンドを出力ポート577に出力する(ステップS372)。そして、INT信号をオン状態にする(ステップS373)。次いで、5μsのディレイタイムをおいて(ステップS374)、INT信号をオフ状態にする(ステップS375)。そして、10個カウンタの値を-1する(ステップS376)。また、払出指令個数累積値を+10する(ステップS377)。

【0179】10個カウンタの値が0であれば、CPU56は、6個カウンタの値が0であるか否か確認する(ステップS381)。0でなければ、賞球制御コマンドである払出個数指示(6個)コマンドを出力ポート577に出力する(ステップS382)。そして、INT信号をオン状態にする(ステップS383)。次いで、5μsのディレイタイムをおいて(ステップS384)、INT信号をオフ状態にする(ステップS385)。そして、6個カウンタの値を-1する(ステップS386)。また、払出指令個数累積値を+6する(ステップS387)。

【0180】以上の処理によって、15個、10個または6個の払出個数指定を示す賞球制御コマンドが賞球制御基板37に送出される。なお、ここでは、15個の賞球払出指示を10個および6個の賞球払出指示が優先し、10個の賞球払出指示が6個の賞球払出指示に優先することになるが、入賞が発生した時に、対応する賞球個数を示すコマンドを賞球制御手段に送出してもよい。

【0181】図42は、電源監視用IC902が電源電圧の低下を検出したときにCPU56が実行するINT処理の他の例を示すフローチャートである。このINT処理によれば、払出個数指定を示す賞球制御コマンドが賞球制御基板37に送出されていれば、その処理が実行される。すなわち、CPU56は、まず、賞球制御コマンド送出のためのINT信号(図39におけるステップS363、S373およびS383参照)がオン状態になっているか否か確認する(ステップS30a)。

【0182】オン状態であれば、スタックポインタが指すスタック領域(スタック領域の最上位の2バイト)のデータをレジスタ等にセーブする(ステップS30b)。割込が発生すると、割込発生時のレジスタ値およびプログラムカウンタの値はスタック領域に保存される。例えば、プログラムカウンタの値はスタック領域の最上位の2バイトに保存される。すなわち、最上位の2バイトは、割込が発生したときに実行していたプログラムのアドレスを示す。

【0183】さらに、CPU56は、スタック領域の最

上位の2バイトにNMI割込処理の開始アドレスを設定する(ステップS30c)。そして、ステップS30bでセーブしたアドレスにジャンプする。すなわち、プログラムカウンタに、ステップS30bでセーブしたアドレスを設定する。

【0184】以上の処理によって、コマンド受信中フラグがセットされていた場合には、割込発生時に実行されていた処理、すなわち、賞球制御コマンド送出中の処理に戻る。そして、賞球制御コマンド送出が完了して、RET1命令が実行されると、スタック領域に保存されている戻りアドレスに戻る。ステップS30cの処理によって戻りアドレスは割込処理の開始アドレスに設定されているので、INT処理が再び実行されることになる。

【0185】なお、この実施の形態では、割込発生時にスタック領域の最上位アドレスに戻りアドレスが設定されたとしたが、使用するCPUの種類によってはスタック領域における他のエリアに戻りアドレスが設定されることもある。その場合には、ステップS30b、S30cの処理は、スタック領域における戻りアドレス保存エリアを対象として実行される。その他の処理は、図12に示されたINT処理における処理と同じである。

【0186】図43は、賞球制御用CPU371が実行する割込処理による賞球制御コマンド受信処理を示すフローチャートである。主基板31からの賞球制御INT信号は賞球制御用CPU371の割込端子に入力されている。よって、主基板31からの賞球制御INT信号がオン状態になると、賞球制御用CPU371に割込がかけられ、図43に示す賞球制御コマンドの受信処理が開始される。

【0187】賞球制御コマンドの受信処理において、賞球制御用CPU371は、まず、コマンド受信フラグをセットする(ステップS851)。そして、賞球制御コマンドデータの入力に割り当てられている入力ポートから1バイトのデータを読み込む(ステップS852)。読み込んだデータが払出個数指示コマンドであれば(ステップS853)、払出個数指示コマンドで指定された個数を総合個数記憶に加算する(ステップS855)。そうでなければ、通信終了フラグをセットする(ステップS854)。なお、通信終了フラグは、この例では、払出個数指示コマンド以外のコマンドを受信したことを示すフラグである。

【0188】以上のように、賞球制御基板37に搭載された賞球制御用CPU371は、主基板31のCPU56から送られた払出個数指示コマンドに含まれる賞球数をバックアップRAM領域における総合個数記憶の領域に記憶する。そして、賞球制御用CPU371は、コマンド受信フラグをリセットする(ステップS856)。

【0189】なお、賞球制御用CPU371は、総合個数記憶が0でない場合には玉払出装97を駆動して賞

(19)

35

球払出制御を実行する。そして、1個の賞球払出が終了する毎に総台個数記憶の値を-1し、総台個数記憶の値が0になったら賞球払出制御を終了する。

【0190】図44は、賞球制御用CPU371が実行するNMI割込処理を示すフローチャートである。図37に示された電源監視用IC932が電源電圧の低下を検出するとNMI割込が発生し、NMI割込処理が開始される。従って、NMI割込処理では、電源断時処理が実行される。電源断時処理において、賞球制御用CPU371は、まず、コマンド受信フラグがセットされているか否かを確認する(ステップS801)。コマンド受信フラグは、主基板31からの賞球制御コマンドが受信されているときにセットされている。コマンド受信フラグがセットされていれば、賞球制御用CPU371の処理はコマンド受信処理に戻り、コマンド受信処理が実行される。

【0191】具体的には、賞球制御用CPU371は、スタックポインタが指すスタック領域(スタック領域の最上位の2バイト)のデータをレジスタ等にセーブする(ステップS811)。NMI割込が発生すると、割込発生時のレジスタ値およびプログラムカウンタの値はスタック領域に保存される。例えば、プログラムカウンタの値はスタック領域の最上位の2バイトに保存される。すなわち、最上位の2バイトは、割込が発生したときに実行していたプログラムのアドレスを示す。

【0192】さらに、賞球制御用CPU371は、スタック領域の最上位の2バイトにNMI割込処理の開始アドレスを設定する(ステップS812)。そして、ステップS811でセーブしたアドレスにジャンプする。すなわち、プログラムカウンタに、ステップS811でセーブしたアドレスを設定する。

【0193】以上の処理によって、コマンド受信フラグがセットされていた場合には、NMI割込発生時に実行されていた処理、すなわち、賞球制御コマンド受信中の処理(この実施の形態では図43に示されたコマンド受信割込処理)に戻る。そして、コマンド受信割込処理が完了して、RETI命令が実行されると、スタック領域に保存されている戻りアドレスに戻る。ステップS812の処理によって戻りアドレスはNMI割込処理の開始アドレスに設定されているので、NMI割込処理が再び実行されることになる。

【0194】なお、この実施の形態では、割込発生時にスタック領域の最上位アドレスに戻りアドレスが設定されたとしたが、使用するCPUの種類によってはスタック領域における他のエリアに戻りアドレスが設定されることもある。その場合には、ステップS811、S812の処理は、スタック領域における戻りアドレス保存エリアを対象として実行される。

【0195】ステップS801においてコマンド受信フラグがセットされていなければ、すなわち、賞球制御

特開2001-62130

36

コマンドの受信中でなければ、賞球制御用CPU371は、RAMアクセスを禁止状態にして(ステップS802)、電源監視用IC932の出力が導入されている入力ポートのレベルを監視し続ける(ステップS803)。

【0196】入力ポートのレベルが通常時のレベルに復帰した場合には、賞球制御用CPU371は、RAMアクセスを許可状態にして(ステップS804)、NMIフラグをリセットし(ステップS805)、NMI割込がかかったアドレスに復帰する。

【0197】このように、賞球制御用CPU371は、電源電圧が正常に復帰したことを検出すると、レジスタの状態を元に戻してNMI割込がかかったアドレスに復帰する。従って、NMIラインにノイズ等がのった場合や電源断時の場合でも、制御を正常状態に復帰させることができる。なお、ステップS811、S812の処理が実行されコマンド受信割込処理が行われた後に、NMI割込処理に戻ってきた場合には、NMI割込処理のRETIの実行による戻り先は、コマンド受信割込処理に戻るのではなく、それ以前の状態(コマンド受信割込処理がかかったアドレス)に戻る。

【0198】以上のように、賞球制御コマンドの受信中であれば、直ちに電源断時処理を行うのではなく、賞球制御コマンドの受信を完了させてから電源断時処理を行う。従って、主基板31の側から送出された賞球制御コマンドを取りこぼすことなく確実に受信することができる。そして、受信したコマンドにもとづいてバックアップRAM領域に形成されている総台個数記憶の値が更新されるので、電源断からの復帰時に賞球払出制御が再開される場合に、正確な記憶値にもとづく賞球払出制御を行うことができる。

【0199】図45は、賞球制御用CPU371が電源投入時に実行する初期化処理の一部を示すフローチャートである。電源が投入され、または、電源が復帰したときには、賞球制御用CPU371は、まず、バックアップRAM領域に形成されている総台個数記憶の値が0でないかどうかを確認する(ステップS901)。0である場合には、前回の電源オフ時に未払出賞球はなかったことになるので、通常の初期設定処理を行う。すなわち、レジスタおよび全RAM領域をクリアして(ステップS903)、スタックポインタの初期設定を行う(ステップS904)。

【0200】総台個数記憶の値が0でない場合には、アドレスを指定してレジスタと非バックアップRAM領域をクリアする(ステップS905)。そして、賞球再開のための設定を行う。例えば、賞球中処理中フラグのセット等を行う(ステップS906)。なお、バックアップRAM領域であっても、賞球個数に関与しない領域であるならば、それらのアドレスを指定してクリアするようにしてもよい。

(20)

特開2001-62130

37

【0201】このように、賞球制御用CPU371は、電源投入時に、バックアップRAM領域のデータを確認するだけで、通常の初期設定処理を行うのか賞球中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出賞球について賞球処理再開を行うことができる。

【0202】図45に示された処理では、賞球制御用CPU371は、電源投入時に、バックアップRAM領域のデータを確認したが、そのような判断を行わなくてもよい。すなわち、図46に示すように、電源投入時に、電源バックアップされていないRAM領域のみをアドレスを指定してクリアする（ステップS910）。なお、ここで、レジスタのクリア処理も行う。そして、そのような初期化処理を行うように構成されている場合、電源断時に、レジスタの退避は行われない。

【0203】以上のように、この実施の形態では、遊技制御手段が表示制御手段に対して、図柄の変動開始に関連した時期に変動時間を特定可能なコマンドと確定図柄を示すコマンドを送出するように構成されている場合に、不測の電源断から復旧したときに、遊技制御手段が表示制御手段等に復帰時変動中コマンドを送出する。表示制御手段等は、復帰時変動中コマンドを受信すると、例えばエラー表示を行って遊技制御手段からの確定コマンドを待つ。そして、確定コマンドを受信すると、通常の制御状態に戻る。遊技制御手段は、確定コマンドを送出したときに、図柄変動を停止させた状態になっている。従って、遊技制御手段と表示制御手段等の制御状態の同期がとれる。すなわち、簡単なコマンドのやりとりで、遊技制御手段と表示制御手段等とが再び同期した状態になる。

【0204】また、主基板31における電源電圧低下にもとづくINT処理において、CPU56は、賞球制御コマンド送出中であれば、送出処理を完了させる。従って、賞球制御手段が賞球払出個数をバックアップRAM領域に記憶する構成において、電源断前に発生した入賞にもとづく賞球払出個数も確実に記憶される。よって、電源復旧時にバックアップRAM領域に記憶されていた賞球払出個数にもとづく賞球払出を再開する場合に、正確な個数の賞球払出を行うことができ、遊技者に賞球に関する不利益が与えられることはない。

【0205】なお、上記の各実施の形態では、電源電圧低下時に主基板31のCPU56にはマスク可能割込（INT）がかけられ、賞球制御基板37の賞球制御用CPU371にはマスク不能割込（NMI）がかかるように構成したが、ともにマスク可能割込がかかるように構成したり、ともにマスク不能割込がかかるように構成してもよい。

【0206】また、上記の各実施の形態では、主基板31のCPU56および賞球制御基板37の賞球制御用CPU371について割込による電源断時処理を説明した

38

が、他の各基板（表示制御基板80、音声制御基板70およびランプ制御基板35）に搭載されているCPUも、割込による電源断時処理を行ってもよい。その際、電圧低下を示す信号は、マスク可能な外部割込端子に接続されているとよいし、NMI端子に接続されているとよい。

【0207】さらに、遊技制御手段および賞球制御手段におけるRAMと同様に、音声制御手段、ランプ制御手段および表示制御手段におけるRAMも、電源バックアップされる部分があるようにしてもよい。

【0208】そして、主基板31のCPU56が、復帰時変動中コマンドおよび確定コマンドを送出する先は、表示制御基板80、音声制御基板70およびランプ制御基板35の全てであってもよいが、そのうちの一部であってもよい。また、遊技機において遊技用装置を制御するための制御手段が搭載された他の制御基板が存在する場合には、それらの基板に対しても復帰時変動中コマンドおよび確定コマンドを送出してもよい。

【0209】

【発明の効果】以上のように、本発明によれば、遊技機を、遊技制御手段が、遊技機に対する電源断時に遊技状態復旧に必要な情報をバックアップ記憶手段に記憶可能であり、電源断時に図柄の可変表示中であった場合には電源が復旧したときに遊技用装置制御基板のうちの一部または全てに対して復帰時変動中コマンドを送出するとともに所定時間後に確定コマンドを送出し、遊技用装置制御手段が、復帰時変動中コマンドを受信すると所定の復帰時変動中制御を行うとともに確定コマンドの受信にもとづいて復帰時変動中制御を終了するように構成したので、停電等の不測の電源断が発生したときに、必要なデータを保存して電源復旧時に電源断時の状態から遊技を再開できるとともに、遊技再開時に、簡単な復旧制御によって各制御手段の制御状態を適正に復帰させることができる効果がある。

【0210】遊技用装置制御手段が、受信した確定コマンドに含まれる確定図柄を示す情報にもとづく復帰時変動中制御を行った後に復帰時変動中制御を終了するように構成されている場合には、遊技制御手段が確定コマンドを送出し、かつ、各制御手段が確定コマンドに応じた制御を実行することによって、遊技制御手段および各制御手段の制御状態が確定コマンドによって再び同期するという効果がある。

【0211】確定コマンドを受信する遊技用装置制御手段には少なくとも表示制御手段が含まれ、表示制御手段が、復帰時変動中コマンドを受信すると通常の変動表示とは異なる復帰時表示制御を行うように構成されている場合には、特に図柄変動中の状態から、遊技制御手段および各制御手段の制御状態を確定コマンドによって再び同期するように制御することができる。

【0212】表示制御手段が、確定コマンドを受信する

(21)

特開2001-62130

39

40

と特定図柄を表示可能であるように構成されている場合には、遊技者等が、電源断から復帰時に制御が正常に戻ったことを確実に認識できる。

【0213】電源電圧監視手段の出力が遊技制御マイクロコンピュータの割込端子に導入され、遊技制御マイクロコンピュータが、割込端子への信号入力に応じて遊技制御に必要なデータの退避を含む電源断時処理を行うように構成されている場合には、処理優先度の高い処理によって、電源復帰時に必要となる情報を確実に保存できる。

【0214】遊技制御手段が、割込端子への信号入力時に賞球情報を出力中であればその出力を完了させてから電源断時処理を実行するように構成されている場合には、賞球個数情報を確実に賞球制御手段に伝えることができ、特に、賞球払出個数がバックアップされ電源断後の復帰時に賞球処理を再開するように構成されているときに、賞球制御手段が正しい個数の賞球払出を行うことができる。

【0215】バックアップ記憶手段が、所定時間だけ電源断時にも電力供給可能な非常時電力供給手段によってRAMへの電力供給がなされることによって実現される場合には、簡便に未払出賞球個数を保存できるとともに、遊技店の翌日の営業まで記憶が持ち越されることを防止することができる。

【0216】遊技制御マイクロコンピュータが、電源断時処理を行うときに電源断時処理を行ったことを示すフラグをセットし電源が回復した場合にそのフラグがセットされていたらデータ復帰処理を行うように構成されている場合には、データ退避処理を行ったことを示すフラグのオンオフに応じてデータ復帰処理を行うか否かを判断することができ、保存されていたデータを電源復帰後に確実に活用することができる。

【0217】また、遊技制御マイクロコンピュータが、電源断時処理を行うときに電源断時処理を行ったことを示すフラグをセットし電源断時処理中に電源が回復したらそのフラグをリセットして電源断前の遊技状態に復帰するように構成されている場合には、電源断等が生じても処理効率を落とさず遊技進行に支障をきたすことがないという効果がある。

【図面の簡単な説明】

【図1】パチンコ遊技機を正面からみた正面図である。

【図2】パチンコ遊技機の遊技盤を正面からみた正面図である。

【図3】パチンコ遊技機を背面からみた背面図である。

【図4】遊技制御基板（主基板）の回路構成例を示すブロック図である。

【図5】表示制御基板の回路構成例を示すブロック図である。

【図6】音声制御基板の回路構成例を示すブロック図である。

【図7】ランプ制御基板の回路構成例を示すブロック図である。

【図8】賞球制御基板の回路構成例を示すブロック図である。

【図9】電源監視および電源バックアップのためのCPU周りの一構成例を示すブロック図である。

【図10】電源基板の一構成例を示すブロック図である。

【図11】主基板における基本回路の動作を示すフローチャートである。

【図12】主基板のCPUの割込処理を示すフローチャートである。

【図13】メイン処理における初期化処理を示すフローチャートである。

【図14】表示制御コマンドの構成例を示す説明図である。

【図15】表示制御コマンドデータの構成例を示す説明図である。

【図16】特別図柄プロセス処理のプログラムの一例を示すフローチャートである。

【図17】表示制御データ出力処理を示すフローチャートである。

【図18】表示制御コマンドデータの出力の様子を示すタイミング図である。

【図19】表示制御用CPUが実行するメイン処理を示すフローチャートである。

【図20】表示制御用CPUの2msタイマ割込処理を示すフローチャートである。

【図21】表示制御用CPUの表示データ読込処理を示すフローチャートである。

【図22】表示制御用CPUが実行する表示制御プロセス処理を示すフローチャートである。

【図23】表示制御プロセス処理における表示制御コマンド受信待ち処理を示すフローチャートである。

【図24】音声制御コマンドの例を示す説明図である。

【図25】音声制御コマンドのビット構成を示す説明図である。

【図26】音声制御基板およびランプ制御基板に対する出力データ設定処理を示すフローチャートである。

【図27】データ出力処理の音声制御コマンド出力処理部分を示すフローチャートである。

【図28】音声制御コマンドデータの出力の様子を示すタイミング図である。

【図29】音声制御用CPUが実行するメイン処理を示すフローチャートである。

【図30】音声制御用CPUの2msタイマ割込処理を示すフローチャートである。

(22)

特開2001-62130

41

42

【図31】 ランプ制御コマンドの一例を示す説明図である。

【図32】 ランプ制御コマンドのビット構成を示す説明図である。

【図33】 データ出力処理のランプ制御コマンド出力処理部分を示すフローチャートである。

【図34】 ランプ制御コマンドデータの出力の様子を示すタイミング図である。

【図35】 ランプ制御用CPUが実行するメイン処理を示すフローチャートである。

【図36】 ランプ制御用CPUの2msタイマ割込処理を示すフローチャートである。

【図37】 電源監視および電源バックアップのための賞球制御用CPU371周りの一構成例を示すブロック図である。

【図38】 賞球制御コマンドの構成例を示す説明図である。

【図39】 賞球制御コマンドのビット構成を示す説明図である。

【図40】 賞球制御コマンドデータの出力の様子を示すタイミング図である。

【図41】 賞球コマンド送出処理を示すフローチャートである。

【図42】 主基板のCPUの割込処理の他の例を示すフローチャートである。

* 【図43】 賞球制御用CPUのコマンド受信処理を示すフローチャートである。

【図44】 賞球制御用CPUのNMI割込処理を示すフローチャートである。

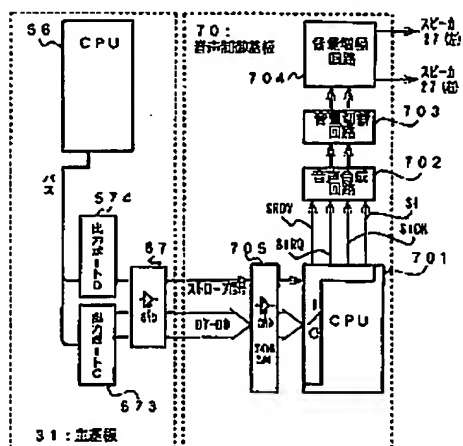
【図45】 賞球制御用CPUの初期化処理の一例を示すフローチャートである。

【図46】 賞球制御用CPUの初期化処理の他の例を示すフローチャートである。

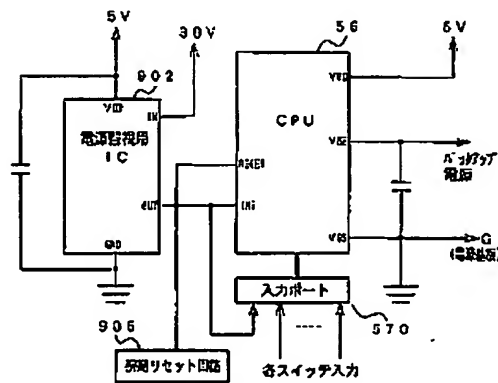
【符号の説明】

- 10 1 パチンコ遊技機
31 主基板
35 ランプ制御基板
37 賞球制御基板
53 基本回路
56 CPU
70 音声制御基板
80 表示制御基板
101 表示制御用CPU
351 ランプ制御用CPU
371 賞球制御用CPU
701 音声制御用CPU
901 CPU
902, 932 電源監視用IC
910 電源基板
* 916 コンデンサ

【図6】



【図9】



【図14】

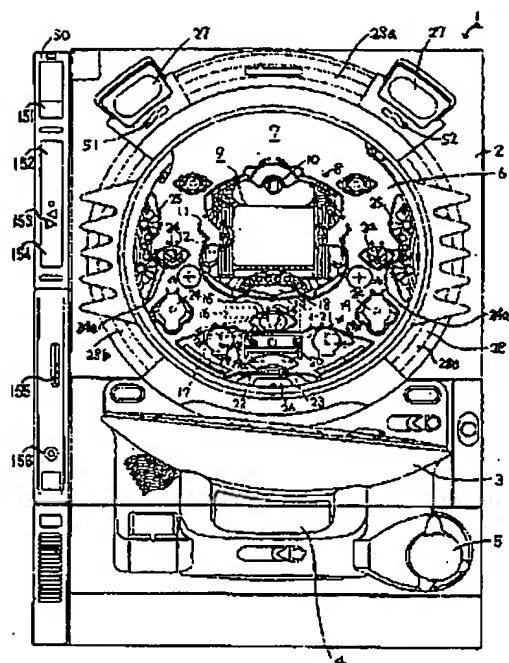
BIT	7	6	5	4	3	2	1	0
賞球制御コマンドデータ	07	06	05	04	03	02	01	00

BIT	7	6	5	4	3	2	1	0
ストロープ信号 (INT信号)	INT	-	-	-	-	-	-	-

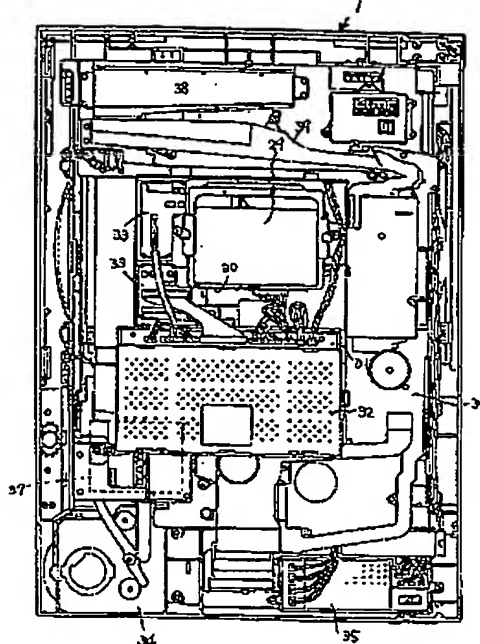
(23)

特開2001-62130

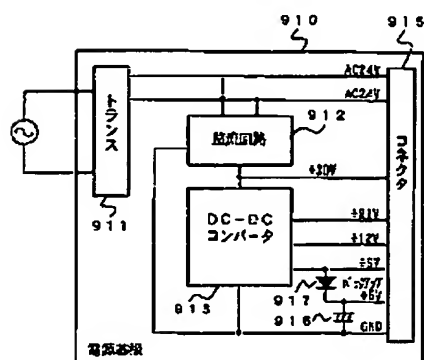
【図1】



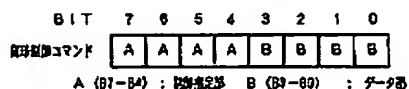
【図2】



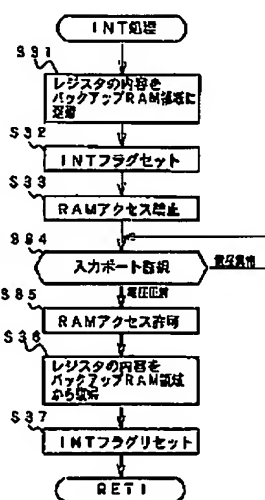
【図10】



【図38】



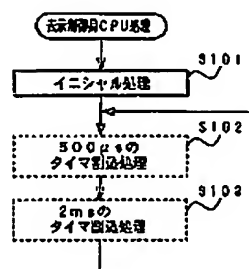
【図12】



【図15】

D7~D4	D3~D0
0 0 0 1	動作確認等
1 0 0 0	左側停止図柄
1 0 0 1	右側停止図柄
1 0 1 0	右側停止図柄
1 1 0 0	大入賞口開閉図柄等
1 1 1 0	保留時図柄中
1 1 1 1	全図柄停止 (確定コマンド)

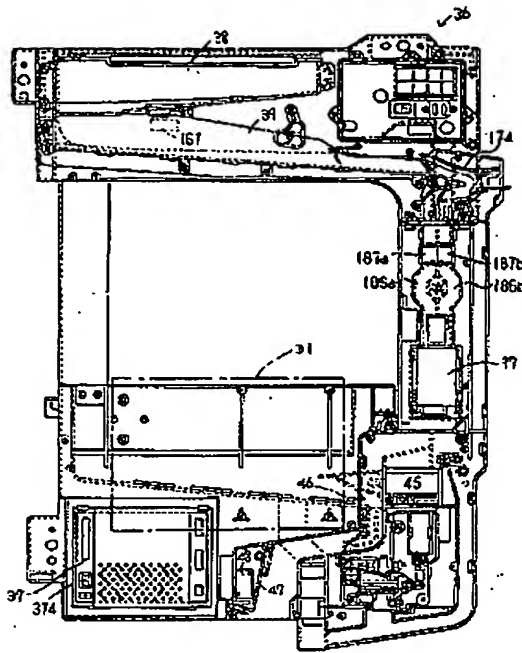
【図19】



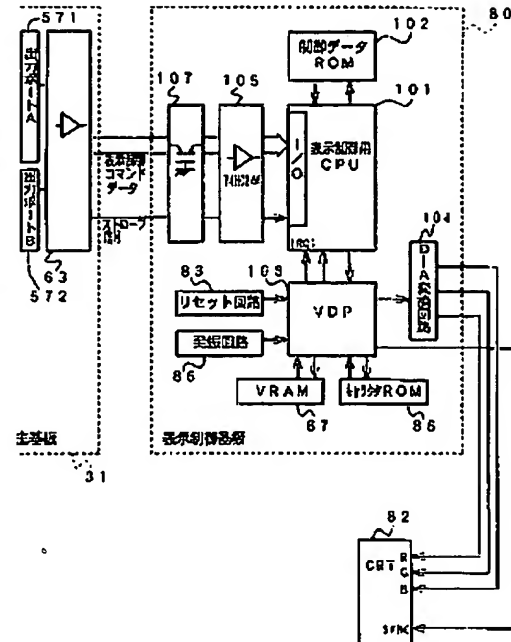
(24)

特開2001-62130

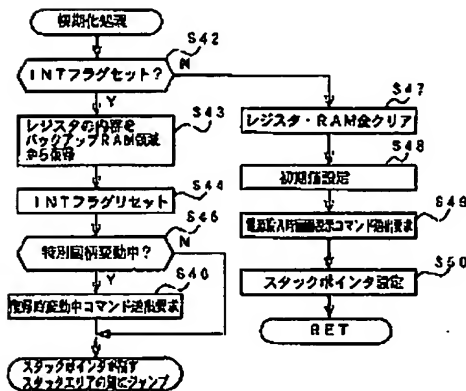
【図3】



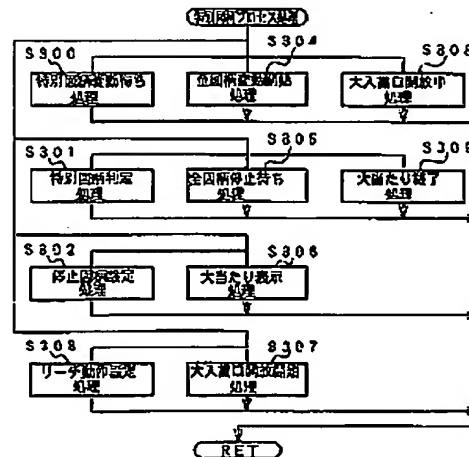
【図5】



【図13】



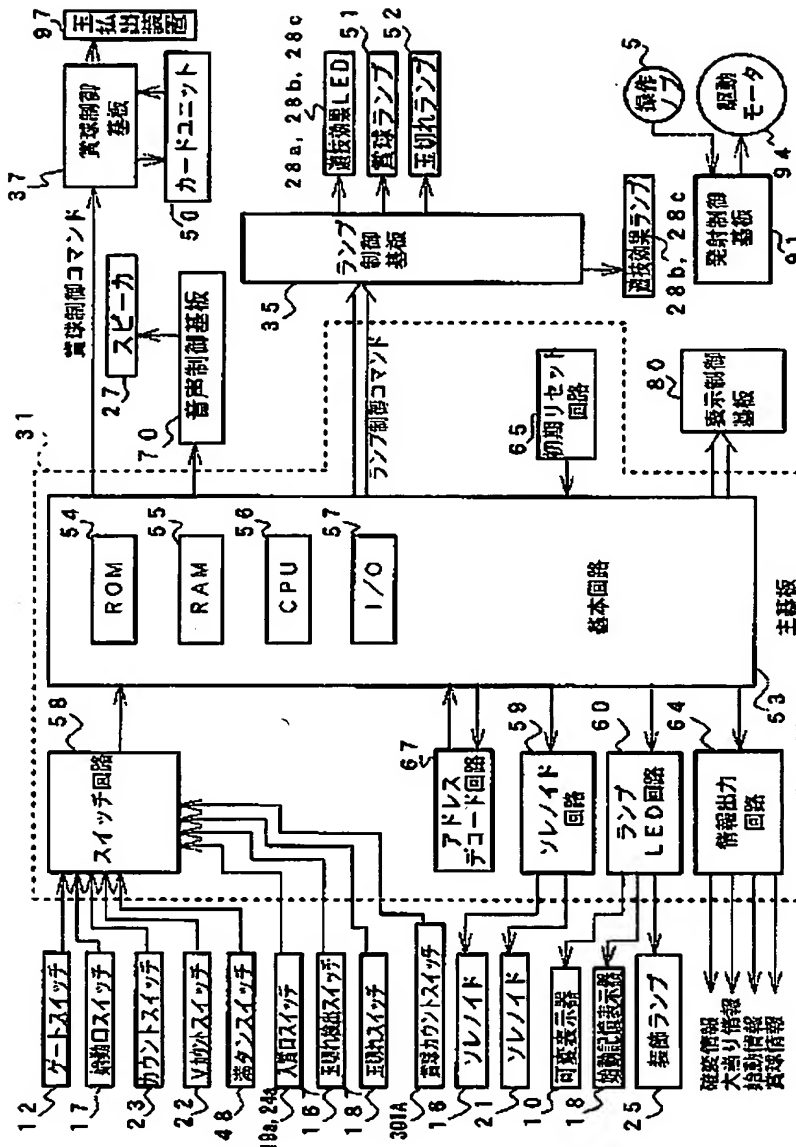
【図16】



(25)

特開2001-62130

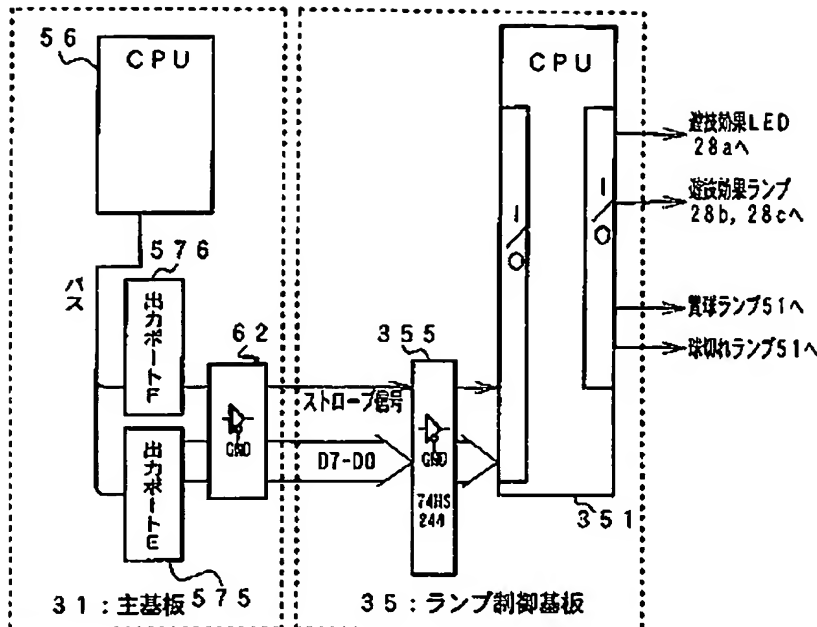
【图4】



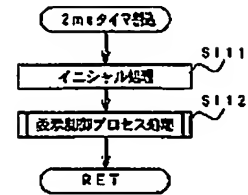
(26)

特開2001-62130

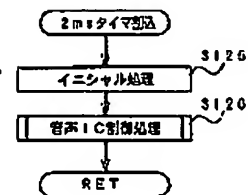
【図7】



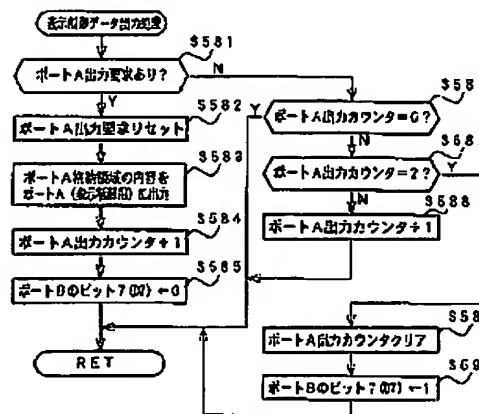
【図20】



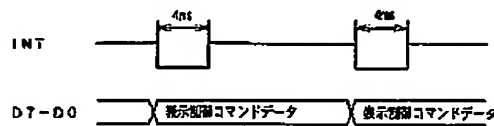
【図30】



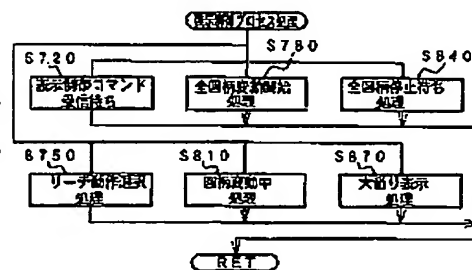
【図17】



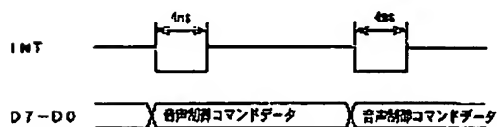
【図18】



【図22】



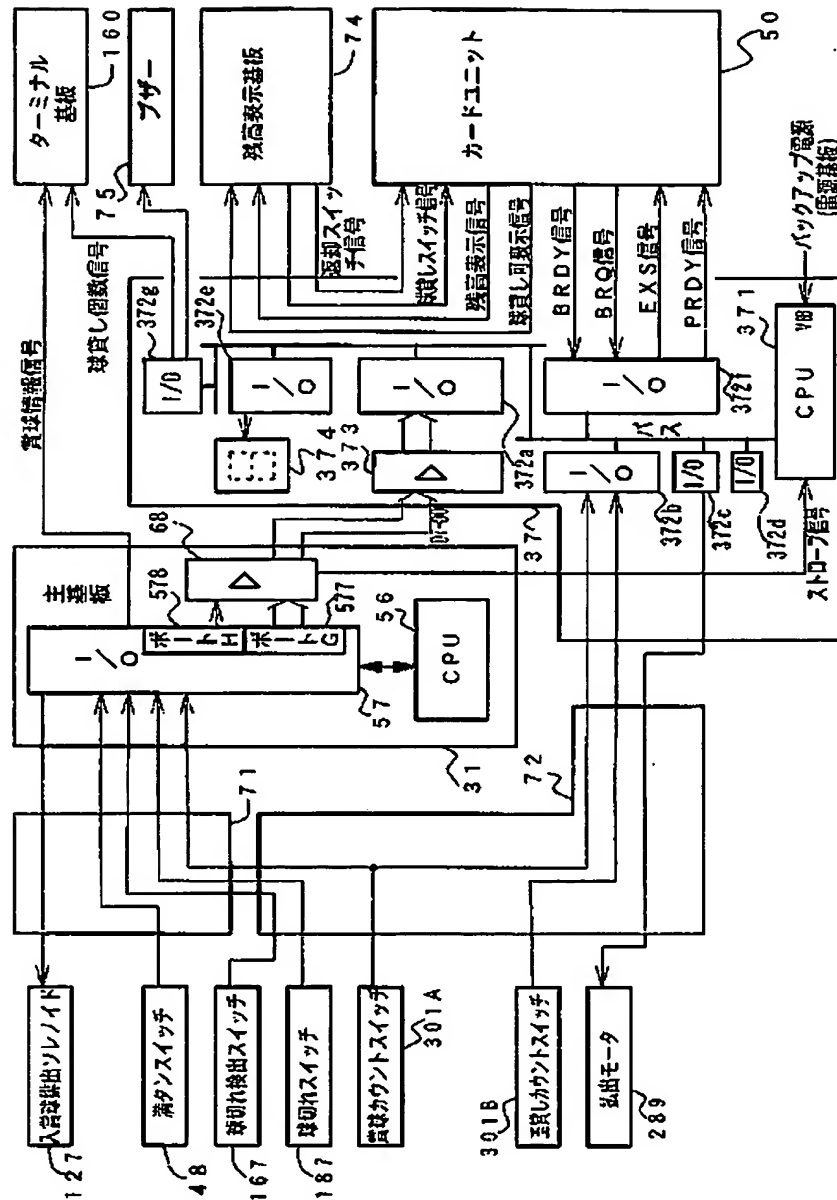
【図28】



(27)

特開2001-62130

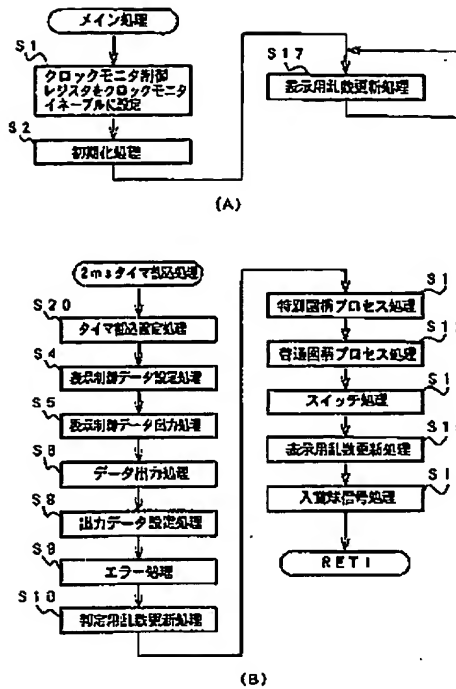
〔図8〕



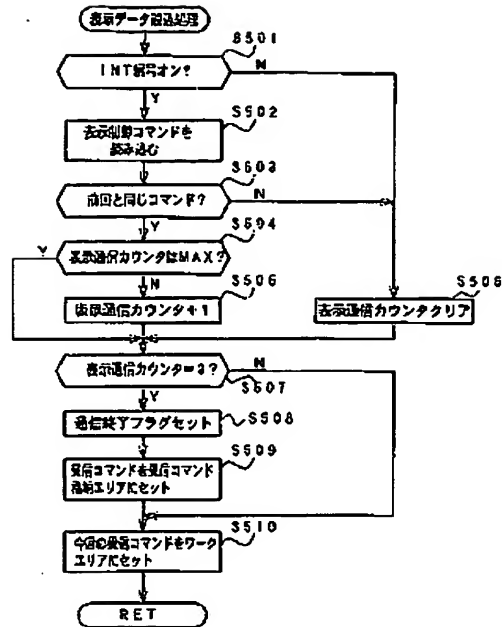
(28)

特開2001-62130

【図11】



【図21】

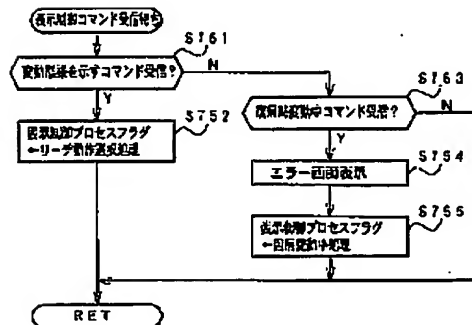


【図25】

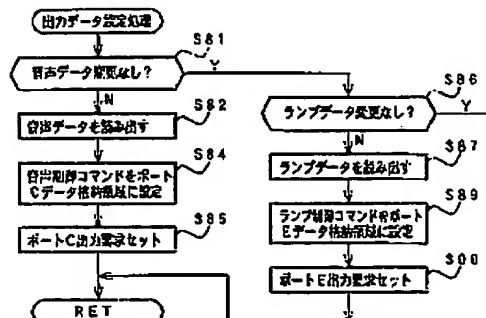
BIT	7	6	5	4	3	2	1	0
待機コマンドデータ	D7	D6	D5	D4	D3	D2	D1	D0

BIT	7	6	5	4	3	2	1	0
ストップ信号 (INT信号)	INT	-	-	-	-	-	-	-

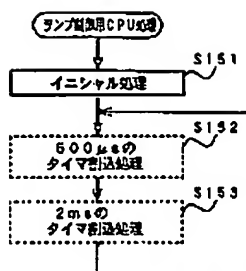
【図23】



【図26】



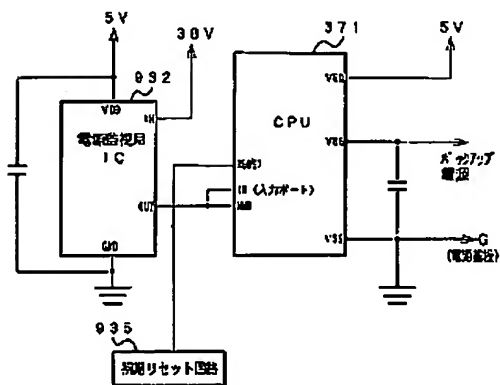
【圖 36】



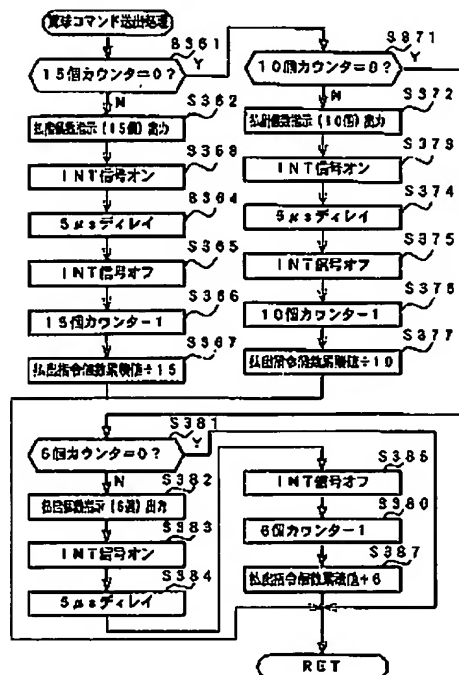
【图 39】

創製用途	F ₂ t			
	7	8	5	4
磁気消磁装置	0	1	0	0
磁気印字装置	1	0	0	0
光射停止装置	1	0	0	1
導引停止解除装置	1	0	1	0
発射停止解除装置	1	0	1	1

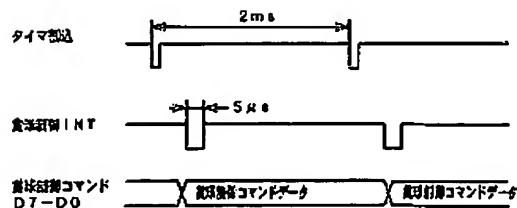
【圖 37】



【图41】



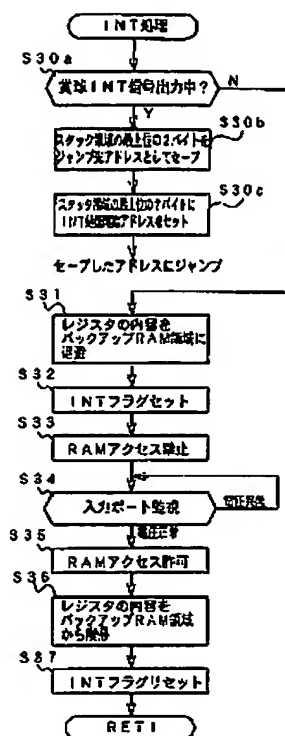
【图4(i)】



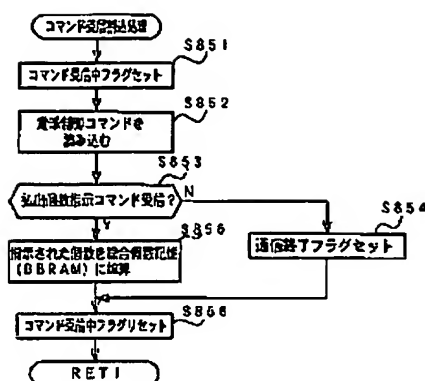
(31)

特開2001-62130

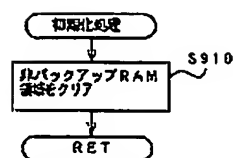
【図42】



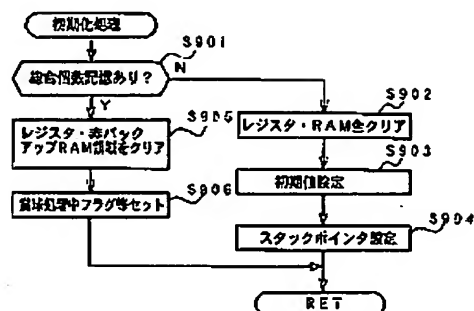
【図43】



【図46】



【図45】



【図44】

